

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-268442

(43)Date of publication of application : 28.09.2001

(51)Int.CI.

H04N 5/335
H01L 27/146
H01L 31/02

(21)Application number : 2000-083202

(71)Applicant : MINOLTA CO LTD

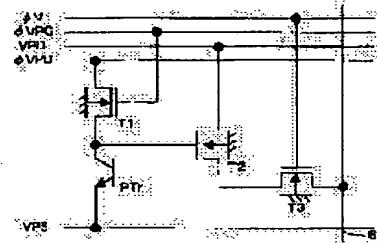
(22)Date of filing : 21.03.2000

(72)Inventor : HAGIWARA YOSHIO

(54) SOLID-STATE IMAGE PICKUP DEVICE**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a solid-state image pickup device by which a pixel pixel output of high level and the image pickup signals of high quality are obtained.

SOLUTION: When light is made incident on a phototransistor PTr, a current corresponding to an incident light quantity flows to the base of the phototransistor PTr through the base/emitter PN junction. An emitter current for which the base current is amplified flows as a photoelectric current and a logarithmically transformed voltage appears at the source of a MOS transistor T1 for performing an operation in a sub threshold region. Then, a voltage corresponding to the logarithmically transformed voltage appears at the gate of the MOS transistor T2, and when the MOS transistor T3 is turned on, an output current corresponding to the voltage is led out to an output signal line.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Best Available Copy

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開2001-268442

(P2001-268442A)

(43)公開日 平成13年9月28日(2001.9.28)

(51)Int.C1.⁷

H04N 5/335

識別記号

F I

H04N 5/335

テ-マコード(参考)

H01L 27/146
31/02H01L 27/14
31/02

E 4M118

P 5C024

A 5F088
A

審査請求 未請求 請求項の数 20

OL

(全23頁)

(21)出願番号

特願2000-83202(P2000-83202)

(22)出願日

平成12年3月21日(2000.3.21)

(71)出願人 000006079

ミノルタ株式会社

大阪府大阪市中央区安土町二丁目3番13号

大阪国際ビル

(72)発明者 萩原 義雄

大阪市中央区安土町二丁目3番13号 大阪

国際ビル ミノルタ株式会社内

(74)代理人 100085501

弁理士 佐野 静夫 (外1名)

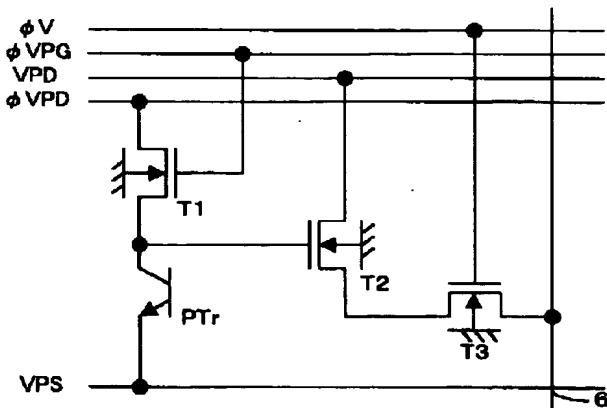
最終頁に続く

(54)【発明の名称】固体撮像装置

(57)【要約】

【課題】本発明は、このような点に鑑みなされたものであって、画素からの出力が大きく、高品質の撮像信号を得ることができる固体撮像装置を提供することを目的とする。

【解決手段】フォトトランジスタ PTr に光が入射されたとき、そのベース・エミッタ PN 接合によって、フォトトランジスタ PTr のベースに入射光量に応じた電流が流れ。このベース電流が増幅されたエミッタ電流が光電流として流れ、サブレッショルド領域で動作を行うMOSトランジスタ T1 のソースに対数変換された電圧が現れる。そして、この対数変換された電圧に応じた電圧がMOSトランジスタ T2 のゲートに現れるとともに、MOSトランジスタ T3 をONにしたとき、この電圧に応じた出力電流が、出力信号線に導出される。



【特許請求の範囲】

【請求項1】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた複数の画素を有する固体撮像装置において、

前記光電変換手段が、

制御電極がフローティング状態にされるとともに、第2電極に直流電圧が印加され、制御電極に入射された光量によって発生した光電流を増幅するフォトトランジスタと、

第1電極と第2電極と制御電極とを備え、前記フォトトランジスタの第1電極に第2電極が接続され、前記フォトトランジスタからの出力電流が流れ込む第1トランジスタと、

第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1トランジスタの制御電極とは非接続で且つ前記第1トランジスタの第2電極に接続され、第2電極から電気信号を出力する第2トランジスタとから構成され、

前記第1トランジスタをサブスレッショルド領域で動作させることによって、前記フォトトランジスタから流れる出力電流を自然対数的に変換することを特徴とする固体撮像装置。

【請求項2】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた複数の画素を有する固体撮像装置において、

定電流源を有するとともに、

前記光電変換手段が、

第2電極に直流電圧が印加され、制御電極に入射された光量によって発生した光電流を増幅するフォトトランジスタと、

第1電極と第2電極と制御電極とを備え、前記フォトトランジスタの第1電極に第2電極が接続され、前記フォトトランジスタからの出力電流が流れ込む第1トランジスタと、

第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1トランジスタの制御電極とは非接続で且つ前記第1トランジスタの第2電極に接続され、第2電極から電気信号を出力する第2トランジスタと、

前記フォトトランジスタの制御電極と前記定電流源との間に接続されるとともに、前記フォトトランジスタの制御電極と前記定電流源との接続を電気的に接離する第1スイッチと、から構成され、

撮像動作を行うときは、前記第1スイッチをOFFになるとともに、前記第1トランジスタをサブスレッショルド領域で動作させることによって、前記フォトトランジスタから流れる出力電流を自然対数的に変換し、

又、前記光電変換手段の感度のパラツキを検出するとき

は前記第1スイッチをONにすることを特徴とする固体撮像装置。

【請求項3】 前記定電流源に印加される直流電圧の電圧値が切り換え可能とし、

前記第1スイッチをONにするとともに、前記フォトトランジスタに順バイアスとは異なるバイアスがかかるように前記直流電圧の電圧値を切り換えることによって、前記フォトトランジスタの増幅率を変更可能とすることを特徴とする請求項2に記載の固体撮像装置。

10 【請求項4】 前記光電変換手段が、前記第1トランジスタの第2電極と前記第2トランジスタの制御電極との間に接続された第2スイッチを有し、

前記固体撮像装置に設けられた前記各光電変換手段内の前記第2スイッチが、同一のタイミングで動作することによって、同一時間に撮像した電気信号が前記各光電変換手段から出力されることを特徴とする請求項1～請求項3のいずれかに記載の固体撮像装置。

【請求項5】 前記光電変換手段の動作状態を、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能とし、

20 前記第1トランジスタをOFFにすることによって、前記光電変換手段が前記第1状態で動作を行い、又、前記第1トランジスタをサブスレッショルド領域で動作させることによって、前記光電変換手段が前記第2状態で動作を行うことを特徴とする請求項1～請求項4のいずれかに記載の固体撮像装置。

【請求項6】 前記各画素が、前記光電変換手段の出力信号を増幅する増幅用トランジスタを有しており、該増幅用トランジスタの出力信号を前記導出路を介して前記

30 出力信号線へ出力することを特徴とする請求項1～請求項5のいずれかに記載の固体撮像装置。

【請求項7】 前記出力信号線に接続された負荷抵抗又は定電流源を有し、前記負荷抵抗又は定電流源の総数が全画素数より少ないことを特徴とする請求項6に記載の固体撮像装置。

【請求項8】 前記負荷抵抗又は定電流源は、前記出力信号線に接続された第1電極と、直流電圧に接続された第2電極と、直流電圧に接続された制御電極とを有するトランジスタであることを特徴とする請求項7に記載の固体撮像装置。

40 【請求項9】 前記導出路は、全画素の中から所定のものを順次選択し、選択された画素から増幅された信号を出力信号線に導出する選択スイッチを含むことを特徴とする請求項1～請求項8のいずれかに記載の固体撮像装置。

【請求項10】 前記複数の画素をマトリクス状に配してなる二次元の固体撮像装置であることを特徴とする請求項1～請求項9のいずれかに記載の固体撮像装置。

【請求項11】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

50

各画素が、

ベース電極がフローティング状態にされるとともに、エミッタ電極に直流電圧が印加され、ベース電極に入射された光量によって発生した光電流を増幅するn p n型フォトトランジスタと、

該フォトトランジスタのコレクタ電極に第2電極が接続された第1MOSトランジスタと、

該第1MOSトランジスタの第2電極にゲート電極が接続された第2MOSトランジスタと、を有し、

前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させることで、前記フォトトランジスタから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させることを特徴とする固体撮像装置。

【請求項12】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素に定電流を供給する定電流源を有するとともに、各画素が、

エミッタ電極に直流電圧が印加され、ベース電極に入射された光量によって発生した光電流を増幅するn p n型フォトトランジスタと、

該フォトトランジスタのコレクタ電極に第2電極が接続された第1MOSトランジスタと、

該第1MOSトランジスタの第2電極にゲート電極が接続された第2MOSトランジスタと、

前記定電流源に第1電極が接続されるとともに、前記フォトトランジスタのベース電極に第2電極が接続された第3MOSトランジスタと、

を有し、

撮像動作を行うときは、前記第3MOSトランジスタにOFFとするとともに、前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させることで、前記フォトトランジスタから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させ、

前記画素の感度のバラツキを検出するときは前記第3MOSトランジスタをONにすることを特徴とする固体撮像装置。

【請求項13】 前記定電流源に印加される直流電圧の電圧値が切り換え可能とし、

前記第3MOSトランジスタをONにするとともに、前記フォトトランジスタに順バイアスとは異なるバイアスがかかるように前記直流電圧の電圧値を切り換えることによって、前記フォトトランジスタの増幅率を変更可能とすることを特徴とする請求項12に記載の固体撮像装置。

【請求項14】 前記第1MOSトランジスタをOFFすることによって、前記画素が前記光電流を線形的に変換する第1状態で動作を行い、

又、前記第1MOSトランジスタをONにするととも

に、前記第1MOSトランジスタをサブスレッショルド領域で動作させることによって、前記画素が前記光電流を対数的に変換する第2状態で動作を行うことを特徴とする請求項11～請求項13のいずれかに記載の固体撮像装置。

【請求項15】 前記第1MOSトランジスタの第2電極に第1電極が接続されるとともに、前記フォトトランジスタのコレクタ電極に第2電極が接続された第4MOSトランジスタを有することを特徴とする請求項11～請求項14に記載の固体撮像装置。

【請求項16】 前記画素が、

前記第1MOSトランジスタの第2電極に第1電極が接続されるとともに、前記第2MOSトランジスタのゲート電極に第2電極が接続された第5MOSトランジスタを有し、

前記固体撮像装置内に設けられた各画素内の前記第5MOSトランジスタが、同一のタイミングで動作することによって、同一時間に撮像した電気信号が前記各画素から出力されることを特徴とする請求項11～請求項15のいずれかに記載の固体撮像装置。

【請求項17】 前記画素が、第1電極が前記第2MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第6MOSトランジスタを有することを特徴とする請求項11～請求項16のいずれかに記載の固体撮像装置。

【請求項18】 前記画素に対し前記出力信号線を介して接続された負荷抵抗又は定電流源を成すMOSトランジスタを備えていることを特徴とする請求項11～請求項17のいずれかに記載の固体撮像装置。

【請求項19】 前記MOSトランジスタが全てNチャネルのMOSトランジスタであることを特徴とする請求項11～請求項18のいずれかに記載の固体撮像装置。

【請求項20】 前記第1MOSトランジスタのゲート電極と前記第2MOSトランジスタのゲート電極とが非接続であることを特徴とする請求項11～請求項19のいずれかに記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は固体撮像装置に関するものであり、特に画素を二次元に配置した固体撮像装置に関する。

【0002】

【従来の技術】 フォトダイオード等の光電変換素子（感光素子）と、その光電変換素子で発生した光電荷を出力信号線へ取り出す手段とを含む画素をマトリクス状（行列状）に配してなる二次元固体撮像装置は種々の用途に供されている。ところで、このような固体撮像装置は光電変換素子で発生した光電荷を読み出す（取り出す）手段によってCCD型とMOS型に大きく分けられる。CCD型は光電荷をポテンシャルの井戸に蓄積しつつ、転

50

送するようになっており、ダイナミックレンジが狭いという欠点がある。一方、MOS型はフォトダイオードのpn接合容量に蓄積した電荷をMOSトランジスタを通して直接読み出すようになっていた。

【0003】ここで、従来のMOS型固体撮像装置の1画素当たりの構成を図18に示し説明する。同図において、PDはフォトダイオードであり、そのカソードがMOSトランジスタT1のゲートとMOSトランジスタT2のソースに接続されている。MOSトランジスタT1のソースはMOSトランジスタT3のドレインに接続され、MOSトランジスタT3のソースは出力信号線Voutへ接続されている。またMOSトランジスタT1のドレイン及びMOSトランジスタT2のドレインには直流電圧VPDが印加され、フォトダイオードのアノードには直流電圧VPSが印加されている。

【0004】フォトダイオードPDに光が入射すると、光電荷が発生し、その電荷はMOSトランジスタT1のゲートに蓄積される。ここで、MOSトランジスタT3のゲートにパルス信号 ϕV を与えてMOSトランジスタT3をONすると、MOSトランジスタT1のゲートの電荷に比例した電流がMOSトランジスタT1、T3を通って出力信号線へ導出される。このようにして入射光量に比例した出力電流を読み出すことができる。信号読み出し後はMOSトランジスタT3をOFFにしてMOSトランジスタT2をONすることでMOSトランジスタT1のゲート電圧を初期化させることができる。

【0005】

【発明が解決しようとする課題】このように、従来のMOS型の固体撮像装置は各画素においてフォトダイオードで発生しMOSトランジスタのゲートに蓄積された光電荷をそのまま読み出すものであったからダイナミックレンジが狭く、そのため露光量を精密に制御しなければならず、しかも露光量を精密に制御しても暗い部分が黒くつぶれたり、明るい部分が飽和したりしていた。又、フォトダイオードによる光電変換における電気信号への増幅率が小さいため、出力信号が小さいレベルとなるため、S/N比が悪く全体として高品質の撮像信号を得ることができないという欠点もある。

【0006】本発明は、このような点に鑑みなされたものであって、画素からの出力が大きく、高品質の撮像信号を得ることができる固体撮像装置を提供すること目的とする。又、本発明の他の目的は、ダイナミックレンジの広い固体撮像装置を提供することにある。

【0007】

【課題を解決するための手段】上記目的を達成するため、請求項1に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた複数の画素を有する固体撮像装置において、前記光電変換手段が、制御電極がフローティン

グ状態にされるとともに、第2電極に直流電圧が印加され、制御電極に入射された光量によって発生した光電流を増幅するフォトトランジスタと、第1電極と第2電極と制御電極とを備え、前記フォトトランジスタの第1電極に第2電極が接続され、前記フォトトランジスタからの出力電流が流れ込む第1トランジスタと、第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1トランジスタの制御電極とは非接続で且つ前記第1トランジスタの第2電極に接続され、第2電極から電気信号を出力する第2トランジスタとから構成され、前記第1トランジスタをサブスレッショルド領域で動作させることによって、前記フォトトランジスタから流れる出力電流を自然対数的に変換することを特徴とする。

【0008】このような構成の固体撮像装置によると、フォトダイオードに比べて、その入射光量に対する増幅率の大きいフォトトランジスタで増幅された電気信号を、第1トランジスタで対数変換することで出力信号が得られる。そのため、固体撮像装置のダイナミックレンジが広くなるとともに、その信号レベルの大きい出力信号が得られる。

【0009】又、請求項2に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた複数の画素を有する固体撮像装置において、定電流源を有するとともに、前記光電変換手段が、第2電極に直流電圧が印加され、制御電極に入射された光量によって発生した光電流を増幅するフォトトランジスタと、第1電極と第2電極と制御電極とを備え、前記フォトトランジスタの第1電極に第2電極が接続され、前記フォトトランジスタからの出力電流が流れ込む第1トランジスタと、第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1トランジスタの制御電極とは非接続で且つ前記第1トランジスタの第2電極に接続され、第2電極から電気信号を出力する第2トランジスタと、前記フォトトランジスタの制御電極と前記定電流源との間に接続されるとともに、前記フォトトランジスタの制御電極と前記定電流源との接続を電気的に接離する第1スイッチと、から構成され、撮像動作を行うときは、前記第1スイッチをOFFにするとともに、前記第1トランジスタをサブスレッショルド領域で動作させることによって、前記フォトトランジスタから流れる出力電流を自然対数的に変換し、又、前記光電変換手段の感度のバラツキを検出するときは前記第1スイッチをONにすることを特徴とする。

【0010】このような構成の固体撮像装置によると、各画素に設けられたフォトトランジスタの制御電極に、定電流源より十分大きな定電流を流すとともに、このときの出力信号を読み出すことによって、フォトトランジ

スタの増幅率の差異に起因する各画素の感度のバラツキを検出することができる。

【0011】又、上記固体撮像装置は、例えば、ビデオムービーなどの撮像装置のように撮像動作とリセット動作を繰り返し行うことで、動画を撮像する場合、光電変換素子に光が入射された状態でも、定電流源に接続された第1スイッチをONすることにより、フォトトランジスタを、光電変換素子への光入射に影響されにくい状態とすることができます、各画素の感度バラツキを速やかに検出することができる。従って、被写体の撮像時に各画素毎の出力を補正するための補正データを獲得するために、従来のように一様光を照射する必要がなくなるとともに、一様光を照射したときに得られた補正データを記録し続けておく必要もなくなる。

【0012】更に、このような固体撮像装置において、請求項3に記載するように、前記定電流源に印加される直流電圧の電圧値が切り換え可能とすることで、前記第1スイッチをONにするとともに、前記フォトトランジスタに順バイアスとは異なるバイアスがかかるように前記直流電圧の電圧値を切り換えることによって、前記フォトトランジスタの増幅率を変更可能となる。よって、被写体が明るく強い光が入射されるときは、増幅率を低くするとともに、被写体が暗く弱い光が入射されるときは、増幅率を高くすることによって、効率の良い安定した信号が得られる。

【0013】請求項4に記載の固体撮像装置は、請求項1～請求項3のいずれかに記載の固体撮像装置において、前記光電変換手段が、前記第1トランジスタの第2電極と前記第2トランジスタの制御電極との間に接続された第2スイッチを有し、前記固体撮像装置に設けられた前記各光電変換手段内の前記第2スイッチが、同一のタイミングで動作することによって、同一時間に撮像した電気信号が前記各光電変換手段から出力されることを特徴とする。

【0014】このような構成の固体撮像装置によると、前記第2スイッチを同一のタイミングでONすることによって、同一時間の電気信号が前記第2トランジスタの制御電極にサンプルホールドすることができる。このように同一時間の映像情報となる電気信号が得られるため、各画素毎に順次出力する動作を行って、その出力信号をシリアルデータとして出力する場合であっても、この出力信号の映像情報が同一時間における映像情報であるため、時間的な誤差をなくすことができる。

【0015】又、請求項5に記載の固体撮像装置は、請求項1～請求項4のいずれかに記載の固体撮像装置において、前記光電変換手段の動作状態を、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能とし、前記第1トランジスタをOFFにすることによって、前記光電変換手段が前記第1状態で動作を行い、又、前記第1トランジスタをサブ

スレッショルド領域で動作させることによって、前記光電変換手段が前記第2状態で動作を行うことを特徴とする。

【0016】このような構成にすることで、被写体の輝度状態及び撮像時の環境に応じて、ダイナミックレンジを変更することができる。例えば、フォトトランジスタで発生した光電荷をMOSトランジスタを用いて変換する場合、このMOSトランジスタを閾値以下のサブスレッショルド領域で動作させると、対数変換状態（第2状態）となり、ダイナミックレンジが大きくとれる。しかしながら、低輝度で動く被写体を撮像すると、対数変換動作では、残像が目立つようになる。

【0017】それは、対数変換動作では、MOSトランジスタがON状態となっていてフォトトランジスタの発生する電気信号をリアルタイムで対数変換してMOSトランジスタから出力するが、MOSトランジスタのゲート側の電荷及びこのゲートに接続されたフォトトランジスタなどに蓄積された電荷が放電されず、前の情報が残るからである。これは、輝度が低い場合に特に目立つ。

20 又、対数変換では、一般に変換出力が小さいので、S/N比（信号／ノイズ比）が悪い。

【0018】これに対して、MOSトランジスタをOFF状態にしている線形変換状態（第1状態）では、ダイナミックレンジは狭いが、光電変換手段から出力される信号は大きく得られるので、S/N比がよい。従って、低輝度から高輝度の広い範囲にわたる被写体の撮像には、光電変換手段を第2状態（対数変換）に切り換えて使用し、低輝度の被写体や、輝度範囲の狭い被写体の撮像には、光電変換手段を第1状態（線形変換）に切り換えて使用すると良い。

30 【0019】又、請求項6に記載の固体撮像装置のように、前記各画素が、前記光電変換手段の出力信号を増幅する増幅用トランジスタを有し、該増幅用トランジスタの出力信号を前記導出路を介して前記出力信号線へ出力するようになっていると、各画素からの信号が大きく安定した状態で読み出される。

【0020】更に、請求項7に記載するように、請求項6に記載の固体撮像装置において、前記出力信号線に接続されたその総数が全画素数より少ない負荷抵抗又は定電流源を有するような固体撮像装置であっても良い。この負荷抵抗又は定電流源を設けることによって、各画素から出力される電流信号を電圧信号として読み出すことができる。このような固体撮像装置において、請求項8に記載するように、前記負荷抵抗又は定電流源は、前記出力信号線に接続された第1電極と、直流電圧に接続された第2電極と、直流電圧に接続された制御電極とを有するトランジスタであっても良い。

【0021】更に、請求項1～請求項8のいずれかに記載の固体撮像装置において、請求項9に記載するよう50 に、前記導出路に、全画素の中から所定のものを順次選

択し、選択された画素から増幅された信号を出力信号線に導出するスイッチを設けることによって、各画素から前記出力信号線に出力される信号を順次読み出してシリアルデータとして出力することができる。

【0022】請求項10に記載の固体撮像装置は、請求項1～請求項9のいずれかに記載の固体撮像装置において、前記複数の画素をマトリクス状に配してなる二次元の固体撮像装置であることを特徴とする。

【0023】請求項11に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、ベース電極がフローティング状態にされるとともに、エミッタ電極に直流電圧が印加され、ベース電極に入射された光量によって発生した光電流を増幅するn-p-n型フォトトランジスタと、該フォトトランジスタのコレクタ電極に第2電極が接続された第1MOSトランジスタと、該第1MOSトランジスタの第2電極にゲート電極が接続された第2MOSトランジスタと、を有し、前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させることで、前記フォトトランジスタから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させることを特徴とする。

【0024】請求項12に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素に定電流を供給する定電流源を有するとともに、各画素が、エミッタ電極に直流電圧が印加され、ベース電極に入射された光量によって発生した光電流を増幅するn-p-n型フォトトランジスタと、該フォトトランジスタのコレクタ電極に第2電極が接続された第1MOSトランジスタと、該第1MOSトランジスタの第2電極にゲート電極が接続された第2MOSトランジスタと、前記定電流源に第1電極が接続されるとともに、前記フォトトランジスタのベース電極に第2電極が接続された第3MOSトランジスタと、を有し、撮像動作を行うときは、前記第3MOSトランジスタをOFFとするとともに、前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させることで、前記フォトトランジスタから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させ、前記画素の感度のバラツキを検出するときは前記第3MOSトランジスタをONにすることを特徴とする。

【0025】請求項11又は請求項12に記載の固体撮像装置において、請求項13に記載するように、前記定電流源に印加される直流電圧の電圧値が切り換え可能とすることで、前記第3MOSトランジスタをONにするとともに、前記フォトトランジスタに順バイアスとは異なるバイアスがかかるように前記直流電圧の電圧値を切り換えることによって、前記フォトトランジスタの増幅率を変更可能としても構わない。

【0026】又、請求項14に記載するように、前記第1MOSトランジスタをOFFすることによって、前記画素が前記光電流を線形的に変換する第1状態で動作を行い、又、前記第1MOSトランジスタをONになるとともに、前記第1MOSトランジスタをサブスレッショルド領域で動作させることによって、前記画素が前記光電流を対数的に変換する第2状態で動作を行うようにして、1つの画素でその光電変換動作を被写体の状況に応じて切り換えることを可能とすることができる。

10 【0027】又、請求項15に記載するように、前記第1MOSトランジスタの第2電極に第1電極が接続されるとともに、前記フォトトランジスタのコレクタ電極に第2電極が接続された第4MOSトランジスタを設けることによって、第4MOSトランジスタをOFFとすることによって、フォトトランジスタのベース電極をフローティング状態のままで、第1MOSトランジスタの閾値電圧が原因となる第2状態における各画素の感度バラツキの検出を行うことができる。

【0028】請求項11～請求項15に記載の固体撮像装置前記画素において、請求項15に記載するように、前記第1MOSトランジスタの第2電極に第1電極が接続されるとともに、前記第2MOSトランジスタのゲート電極に第2電極が接続された第5MOSトランジスタを設けることで、前記固体撮像装置内に設けられた各画素内の前記第5MOSトランジスタが、同一のタイミングで動作することによって、同一時間に撮像した電気信号を前記各画素から出力できる。

【0029】又、請求項11～請求項16に記載する固体撮像装置において、請求項17に記載するように、前記画素に、第1電極が前記第2MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第7MOSトランジスタを設けることで、この第7MOSトランジスタを行選択用のスイッチとすることができる。

【0030】請求項18に記載の固体撮像装置は、請求項11～請求項17のいずれかに記載の固体撮像装置前記画素に対し前記出力信号線を介して接続された負荷抵抗又は定電流源を成すMOSトランジスタを備えていることを特徴とする。

40 【0031】又、請求項19に記載の固体撮像装置は、請求項11～請求項18のいずれかに記載の固体撮像装置において、前記MOSトランジスタが全てNチャネルのMOSトランジスタであることを特徴とする。

【0032】又、請求項20に記載の固体撮像装置は、請求項11～請求項19のいずれかに記載の固体撮像装置において、前記第1MOSトランジスタのゲート電極と前記第2MOSトランジスタのゲート電極とが非接続であることを特徴とする。

【0033】

50 【発明の実施の形態】<画素構成の第1例>図1は本発

明の実施形態である二次元のMOS型固体撮像装置の一部の構成を概略的に示している。同図において、G₁₁～G_{m n}は行列配置（マトリクス配置）された画素を示している。2は垂直走査回路であり、行（ライン）4-1、4-2、…、4-nを順次走査していく。3は水平走査回路であり、画素から出力信号線6-1、6-2、…、6-mに導出された光電変換信号を画素ごとに水平方向に順次読み出す。5は電源ラインである。各画素に対し、上記ライン4-1、4-2…、4-nや出力信号線6-1、6-2…、6-m、電源ライン5だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図1ではこれらについて省略し、図3以降の各実施形態において示している。

【0034】出力信号線6-1、6-2、…、6-mごとにNチャネルのMOSトランジスタQ1、Q2が図示の如く1組ずつ設けられている。出力信号線6-1を例にとって説明すると、MOSトランジスタQ1のゲートは直流電圧線1-1に接続され、ドレインは出力信号線6-1に接続され、ソースは直流電圧VPS'のライン1-2に接続されている。一方、MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線7に接続され、ゲートは水平走査回路3に接続されている。

【0035】画素G₁₁～G_{m n}には、後述するように、それらの画素で発生した光電荷に基づく信号を出力するNチャネルのMOSトランジスタT2が設けられている。MOSトランジスタT2と上記MOSトランジスタQ1との接続関係は図2(a)のようになる。ここで、MOSトランジスタQ1のソースに接続される直流電圧VPS'、MOSトランジスタT2のドレインに接続される直流電圧VPD'との関係は $V_{PD'} > V_{PS'}$ であり、直流電圧VPS'は例えばグランド電圧（接地）である。この回路構成は上段のMOSトランジスタT2のゲートに信号が入力され、下段のMOSトランジスタQ1のゲートには直流電圧DCが常時印加される。このため下段のMOSトランジスタQ1は抵抗又は定電流源と等価であり、図2(a)の回路はソースフォロワ型の増幅回路となっている。この場合、MOSトランジスタT2から增幅出力されるのは電流であると考えてよい。

【0036】MOSトランジスタQ2は水平走査回路3によって制御され、スイッチ素子として動作する。尚、後述するように図3以降の各実施形態の画素内にはスイッチ用のNチャネルの第3MOSトランジスタT3も設けられている。この第3MOSトランジスタT3も含めて表わすと、図2(a)の回路は正確には図2(b)のようになる。即ち、MOSトランジスタT3がMOSトランジスタQ1とMOSトランジスタT2との間に挿入されている。ここで、MOSトランジスタT3は行の選択を行うものであり、トランジスタQ2は列の選択を行

うものである。尚、図1および図2に示す構成は以下に説明する第1の実施形態～第4の実施形態に共通の構成である。

【0037】図2のように構成することにより信号のゲインを大きく出力することができる。従って、画素がダイナミックレンジ拡大のために感光素子から発生する光電流を自然対数的に変換しているような場合は、そのままでは出力信号が小さいが、本増幅回路により充分大きな信号に増幅されるため、後続の信号処理回路（図示せず）での処理が容易になる。また、増幅回路の負荷抵抗部分を構成するトランジスタQ1を画素内に設けずに、列方向に配置された複数の画素が接続される出力信号線6-1、6-2、…、6-mごとに設けることにより、負荷抵抗又は定電流源の数を低減でき、半導体チップ上で増幅回路が占める面積を少なくできる。

【0038】<第1の実施形態>図1に示した画素構成の第1例の各画素に適用される第1の実施形態について、図面を参照して説明する。図3は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。

【0039】図3において、n p n型フォトトランジスタPTrが感光部（光電変換部）を形成している。そのフォトトランジスタPTrのコレクタは第1MOSトランジスタT1のソースと第2MOSトランジスタT2のゲートに接続されている。そして、MOSトランジスタT2のソースに第3MOSトランジスタT3のドレインが接続され、このMOSトランジスタT3のソースは出力信号線6（この出力信号線6は図1の6-1、6-2、…、6-mに対応する）へ接続されている。

30 尚、MOSトランジスタT1～T3は、NチャネルのMOSトランジスタでバックゲートが接地されている。

【0040】又、フォトトランジスタPTrのエミッタには直流電圧VPSが印加されるようになっている。一方、MOSトランジスタT1のドレインには信号 ϕVPD が印加され、そして、ゲートに信号 ϕVPG が印加される。MOSトランジスタT2のドレインには直流電圧V_{PD}が印加される。又、MOSトランジスタT3のゲートには信号 ϕV が入力される。

【0041】又、フォトトランジスタPTrのベース40は、電圧が印加されないフローティング状態とする。このフォトトランジスタPTrは、ベース・エミッタ間のPN接合に入射される光の光量に応じてベース電流が発生し、このベース電流が増幅されたエミッタ電流を電気信号（以下、「光電流」と呼ぶ）としてMOSトランジスタT1のソースに与える。このフォトトランジスタPTrは、ベース電流をその大きさが約100倍となるエミッタ電流に増幅するため、フォトダイオードに比べて、大きな光電流を得ることができる。

【0042】この実施形態において、信号 ϕVPG の電圧50値を切り換えてMOSトランジスタT1をON/OFF

することにより、単一の画素において出力信号線6に導出される出力信号をフォトトランジスタPTrが入射光に応じて出力する光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下、これらの各場合について説明する。尚、信号φVPDは2値の電圧信号であり、光電流に対して自然対数的に変換する際にMOSトランジスタT1をサブスレッショルド領域で動作させるために与える直流電圧VPDと略等しい値となる電圧を「第1電圧」、又、光電流に対して線形的に変換する際にMOSトランジスタT2の動作点となる電圧を「第2電圧」とする。

【0043】(1) 光電流を自然対数的に変換して出力する場合

まず、信号φVPDが第1電圧とされるとともに、そして、信号φVPGが、MOSトランジスタT1がサブスレッショルド領域で動作で動作するための電圧値とされる。このとき、フォトトランジスタPTrに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。尚、このとき、フォトトランジスタPTrで発生した正孔により決定される電流がMOSトランジスタT1のソースに流れ込むため、強い光が入射されるほどMOSトランジスタT1のソース電圧が低くなる。

【0044】このようにして光電流に対して自然対数的に変化した電圧がMOSトランジスタT2のゲートに現れると、次に、信号φVをハイレベルにしてMOSトランジスタT3をONにする。このとき、MOSトランジスタT2のゲート電圧が入射光量を対数変換した値に比例した値となるため、前記光電流を自然対数的に変換した値となる電流が、MOSトランジスタT2、T3を介して出力信号線6に導出される。そして、MOSトランジスタT2及びMOSトランジスタQ1(図2)の導通時抵抗とそれらを流れる電流によって決まるMOSトランジスタQ1のドレイン電圧が、信号として出力信号線6に現れる。このようにして入射光量の対数値に比例した信号を読み出すと、MOSトランジスタT3をOFFにして次の撮像動作に備える。

【0045】(2) 光電流を線形的に変換して出力する場合

このとき、信号φVPDを第2電圧(MOSトランジスタT2が正しく動作するように回路構成が最適化されれば、信号φVPDの電圧を第1電圧とすることも可能である)とする。又、信号φVPGは、2値の電圧信号として切り換えられ、ハイレベルのときMOSトランジスタT1をONするとともに、ローレベルのときMOSトランジスタT1をOFFする。このような信号φVPD及び信号φVPGが与えられて線形変換動作を行う際において、その撮像動作とリセット動作について以下に説明す

る。又、このとき、MOSトランジスタT1がリセット用のトランジスタとして、MOSトランジスタT2が信号増幅用のトランジスタとして、それぞれ働く構成となる。

【0046】(2-a) 撮像動作

まず、信号φVPGをハイレベルにして、MOSトランジスタT1を介してMOSトランジスタT2のゲート電圧がリセットされた後、信号φVPGをローレベルにして、MOSトランジスタT1をOFFにした状態にする。このとき、フォトトランジスタPTrに光電流が流れることによって、MOSトランジスタT2のゲート電圧が変化する。即ち、フォトトランジスタPTrより正孔により決定される電流がT2のゲートに与えられ、MOSトランジスタT2のゲート電圧が、光電流に対して線形的に変化した値になる。尚、このとき、フォトトランジスタPTrで発生した正孔により決定される電流がT2のゲートに流れ込むため、強い光が入射されるほどMOSトランジスタT2のゲート電圧が低くなる。

【0047】このようにして光電流に対して線形的に変化した電圧がMOSトランジスタT2のゲートに現れると、次に、信号φVをハイレベルにしてMOSトランジスタT3をONにする。このとき、MOSトランジスタT2のゲート電圧が入射光量を積分した値に比例した値となるため、前記光電流を線形的に変換した値となる電流が、MOSトランジスタT2、T3を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号(出力電流)を読み出すと、MOSトランジスタT3をOFFにする。

【0048】(2-b) リセット動作

30 各画素のリセット動作を行うときの、各信号のタイミングチャートを図4に示す。上記のように、パルス信号φVがMOSトランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、パルス信号φVPGをハイレベルにしてMOSトランジスタT1をONにする。このとき、MOSトランジスタT1のドレインに印加される信号φVPDは第2電圧であるため、この第2電圧に相当する電圧がMOSトランジスタT2のゲートに印加されて、MOSトランジスタT2のゲート電圧がこの電圧にリセットされる。このようにリセットされると、信号φVPGをローレベルとしてMOSトランジスタT1をOFFにする。

【0049】次に、MOSトランジスタT3のゲートにパルス信号φVを与えて、MOSトランジスタT2のゲート電圧がリセットされた状態における出力電流を出力信号線6に導出して、このときの信号を読み出す。この信号は、MOSトランジスタT2の閾値などの特性に起因する各画素の感度のバラツキを表す補正データとなる。この補正データとなる出力信号が読み出されると、MOSトランジスタT3をOFFにして次の撮像動作に備える。

【0050】<第2の実施形態>第2の実施形態について、図面を参照して説明する。図5は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図3に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0051】図5に示すように、本実施形態では、MOSトランジスタT1のソースとMOSトランジスタT2のゲートとの接続ノードにドレインが接続されるとともに、フォトトランジスタPTrのコレクタにソースが接続された第4MOSトランジスタT4が新たに設けられた構成となっている。MOSトランジスタT4のゲートには、信号φSが入力される。その他の構成は第1の実施形態(図3)と同一である。尚、MOSトランジスタT4は、MOSトランジスタT1～T3と同様、NチャネルのMOSトランジスタでバックゲートが接地されている。

【0052】又、信号φVPDは3値の電圧信号で、対数変換動作を行う際、光電流に対して自然対数的に変換する際にMOSトランジスタT1をサブスレッショルド領域で動作させるために与える直流電圧VPDと略等しい値となる電圧を「第1電圧」、又、光電流に対して線形的に変換する際にMOSトランジスタT2の動作点となる電圧を「第2電圧」とし、更に、光電流に対して自然対数的に変換する際にMOSトランジスタT1の閾値のバラツキを検出するために直流電圧VPSに略等しい値となる電圧となる電圧を「第3電圧」とする。

【0053】(1) 光電流を自然対数的に変換して出力する場合

(1-a) 撮像動作

信号φVPDを第1電圧として、MOSトランジスタT1をサブスレッショルド領域で動作させるとともに、MOSトランジスタT4のゲートに与えられる信号φSをハイレベルにし、MOSトランジスタT4をONの状態にする。このとき、第1の実施形態と同様、フォトトランジスタPTrに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。

【0054】次に、信号φVをハイレベルにしてMOSトランジスタT3をONにする。このとき、MOSトランジスタT2のゲート電圧が入射光量を対数変換した値に比例した値となるため、前記光電流を自然対数的に変換した値となる電流が、MOSトランジスタT2、T3を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号を読み出すと、信号φVをローレベルにしてMOSトランジスタT3をOFFにする。

(1-b) 感度のバラツキ検出

各画素の感度のバラツキを検出するときの、各信号のタイミングチャートを図6に示す。上記のように、パルス信号φVがMOSトランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φSをローレベルにして、MOSトランジスタT4をOFFにする。そして、信号φVPDを第3電圧にして、MOSトランジスタT1のドレイン・ソース間に負の電荷を蓄積させる。

【0056】次に、信号φVPDを第1電圧に戻すと、この蓄積された負の電荷が信号φVPDの信号線に流れ出して、MOSトランジスタT1のソースに負の電荷が蓄積された状態になる。この負の電荷の蓄積量は、MOSトランジスタT1のゲート・ソース間の閾値電圧によって決まる。このように、MOSトランジスタT1のソースに負の電荷が蓄積されると、MOSトランジスタT3のゲートにパルス信号φVを与えて出力信号を読み出す。

【0057】このとき、読み出された出力信号は、MOSトランジスタT1の閾値電圧などの特性に起因する各画素の感度のバラツキを表す補正データとなる。そして、最後に、撮像動作が行えるように、MOSトランジスタT3をOFFにした後、信号φSをハイレベルにしてMOSトランジスタT4をONにする。

【0058】(2) 光電流を線形的に変換して出力する場合

このとき、第1の実施形態と同様に、信号φVPDが第2電圧とされる。又、信号φVPGは、2値の電圧信号として切り換えられ、ハイレベルのときMOSトランジスタT1をONするとともに、ローレベルのときMOSトランジスタT1をOFFする。又、信号φSは常にハイレベルで、信号φSがゲートに与えられるMOSトランジスタT4は常にONの状態である。このようにすることによって、MOSトランジスタT1がリセット用のトランジスタとして、MOSトランジスタT2が信号増幅用のトランジスタとして、それぞれ働く構成となる。

【0059】(2-a) 撮像動作

まず、信号φVPGをハイレベルにして、MOSトランジスタT1を介してMOSトランジスタT2のゲート電圧がリセットされた後、信号φVPGをローレベルにして、MOSトランジスタT1をOFFにした状態にする。

このとき、フォトトランジスタPTrに光電流が流れることによって、第1の実施形態と同様に、MOSトランジスタT2のゲート電圧が線形的に変化した値になる。

【0060】次に、信号φVをハイレベルにしてMOSトランジスタT3をONにする。このとき、MOSトランジスタT2のゲート電圧が入射光量を積分した値に比例した値となるため、前記光電流を線形的に変換した値となる電流が、MOSトランジスタT2、T3を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号を読み出すと、MOSトランジスタT3をOFFにする。

【0061】(2-b) リセット動作

光電流を線形的に変換する際のリセット動作は、第1の実施形態と同様、図4のタイミングチャートにおけるタイミングで各信号を与えることによって実現される。上記のように、パルス信号 ϕV がMOSトランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、パルス信号 ϕVPG をMOSトランジスタT1に与えて、MOSトランジスタT2のゲート電圧をリセットする。次に、MOSトランジスタT3のゲートにパルス信号 ϕV を与えて、MOSトランジスタT2のゲート電圧がリセットされた状態における出力電流を出力信号線6に導出して、このときの信号を読み出すことにより、感度のバラツキを検出する。そして、MOSトランジスタT3をOFFにして次の撮像動作に備える。

【0062】<第3の実施形態>第3の実施形態について、図面を参照して説明する。図7は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図3に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0063】図7に示すように、本実施形態では、MOSトランジスタT1のソースにドレインが接続されるとともに、MOSトランジスタT2のゲートにソースが接続された第5MOSトランジスタT5が新たに設けられた構成となっている。MOSトランジスタT5のゲートには、信号 ϕSW が入力される。その他の構成は第1の実施形態(図3)と同一である。尚、MOSトランジスタT5は、MOSトランジスタT1~T3と同様、NチャネルのMOSトランジスタでバックゲートが接地されている。

【0064】この実施形態において、信号 ϕVPG の電圧値を切り換えてMOSトランジスタT1をON/OFFすることにより、単一の画素において出力信号線6に導出される出力信号をフォトトランジスタPTrが入射光に応じて出力する光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下、これらの各場合について説明する。尚、信号 ϕVPD は2値の電圧信号であり、光電流に対して自然対数的に変換する際にMOSトランジスタT1をサブスレッショルド領域で動作させるために与える直流電圧VPDと略等しい値となる電圧を「第1電圧」、又、光電流に対して線形的に変換する際にMOSトランジスタT2の動作点となる電圧を「第2電圧」とする。

【0065】(1) 光電流を自然対数的に変換して出力する場合

このような構成の回路において、信号 ϕVPD が第1電圧とされるとともに、そして、信号 ϕVPG が、MOSトランジスタT1がサブスレッショルド領域で動作するための電圧値とする。そして、まず、信号 ϕSW をローレベルにして、図1のような構成の固体撮像装置内の画素G

11~Gmn(図1)に設けられたMOSトランジスタT5を全てOFFの状態にする。

【0066】このとき、フォトトランジスタPTrは入射される光の光量に応じた光電流を発生し、MOSトランジスタT1のソース電圧はこの光電流を対数変換した値に相当する電圧となる。次に、同一のタイミングで画素G11~Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕSW を与える。尚、MOSトランジスタT5は、パルス信号 ϕSW がハイレベルのときONとなり、

10 このとき、MOSトランジスタT1のソースに現れる光電流を対数変換した値に相当する電圧がMOSトランジスタT2のゲートにサンプルホールドされる。即ち、同一時間に撮像した映像情報が、各画素の出力側の回路にサンプルホールドされたことになる。このようにMOSトランジスタT2のゲートにサンプルホールドされると、MOSトランジスタT5をOFFする。

【0067】そして、垂直走査回路2(図1)及び水平走査回路3(図1)によって、画素G11~Gmnに設けられたMOSトランジスタT3のゲートにパルス信号 ϕV が順次与えられて、MOSトランジスタT3がONすることにより、光電流を対数変換した出力電流が出力信号線6に出力される。このとき、各画素では、MOSトランジスタT3がONすることによって、MOSトランジスタT2のゲートにサンプルホールドされた光電流を対数変換した電圧に比例したドレイン電流が、出力電流としてMOSトランジスタT2, T3を通して出力信号線6に導出される。このようにして信号が読み出された後、MOSトランジスタT3がOFFになる。

【0068】このように、本実施形態では、固体撮像装置内の全ての画素が同一時間に撮像動作を行った後、垂直走査回路や水平走査回路が各画素を操作することで、各画素が順番にその撮像した際の映像情報を有する出力信号を出力する。よって、固体撮像装置は、同一時間の映像情報の出力信号をシリアルデータとして出力できるため、このようなシリアルデータとなる出力信号を再生したとき、その映像情報に時間的な誤差が含まれることがなくなる。

【0069】(2) 光電流を線形的に変換して出力する場合

40 このとき、信号 ϕVPD が第2電圧とされる。又、信号 ϕVPG は、2値の電圧信号として切り換えられ、ハイレベルのときMOSトランジスタT1をONするとともに、ローレベルのときMOSトランジスタT1をOFFする。このような信号 ϕVPD 及び信号 ϕVPG が与えられて線形変換動作を行う際ににおいて、その撮像動作とリセット動作について以下に説明する。又、このとき、MOSトランジスタT1がリセット用のトランジスタとして、MOSトランジスタT2が信号增幅用のトランジスタとして、それぞれ働く構成となる。

50 【0070】(2-a) 撮像動作

まず、信号 ϕ VPGをハイレベルにして、MOSトランジスタT1を介してMOSトランジスタT2のゲート電圧がリセットされた後、信号 ϕ VPGをローレベルにして、MOSトランジスタT1をOFFにした状態にする。又、信号 ϕ SWをローレベルにして、図1のような構成の固体撮像装置内の画素G11～Gmn(図1)に設けられたMOSトランジスタT5を全てOFFの状態にする。

【0071】このとき、フォトトランジスタPTrに光電流が流れることによって、MOSトランジスタT5のドレイン電圧が変化する。即ち、フォトトランジスタPTrより正孔により決定される電流がT5のドレインに与えられ、MOSトランジスタT5のドレイン電圧が、光電流に対して線形的に変化した値になる。尚、このとき、フォトトランジスタPTrで発生した正孔により決定される電流がT5のドレインに流れ込むため、強い光が入射されるほどMOSトランジスタT5のドレイン電圧が低くなる。

【0072】次に、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕ SWを与える。尚、MOSトランジスタT5は、パルス信号 ϕ SWがハイレベルのときONとなり、このとき、MOSトランジスタT5のドレインに現れる光電流を線形変換した値に相当する電圧がMOSトランジスタT2のゲートにサンプルホールドされる。即ち、同一時間に撮像した映像情報が、各画素の出力側の回路にサンプルホールドされたことになる。このようにMOSトランジスタT2のゲートにサンプルホールドされると、MOSトランジスタT5がOFFになる。

【0073】そして、垂直走査回路2(図1)及び水平走査回路3(図1)によって、画素G11～Gmnに設けられたMOSトランジスタT3のゲートにパルス信号 ϕ Vが順次与えられて、MOSトランジスタT3がONすることにより、光電流を線形変換した出力電流が出力信号線6に出力される。このとき、各画素では、MOSトランジスタT3がONすることによって、MOSトランジスタT2のゲートにサンプルホールドされた光電流を線形変換した電圧に比例したドレイン電流が、出力電流としてMOSトランジスタT2, T3を通して出力信号線6に導出される。このようにして信号が読み出された後、MOSトランジスタT3がOFFになる。

【0074】(2-b) リセット動作

各画素のリセット動作を行うときの、各信号のタイミングチャートを図8に示す。上記のように、パルス信号 ϕ SWが画素G11～GmnのMOSトランジスタT5のゲートに同時に与えられて1フレーム分の映像情報がサンプルホールドされた後、パルス信号 ϕ Vが画素G11～Gmn内のMOSトランジスタT3のゲートに順次与えられて出力信号が読み出されると、まず、信号 ϕ VPGをハイレベルにして画素G11～Gmn内のMOSトランジスタT1をONにする。尚、図8は、1つの画素におけるリセッ

ト動作を示したタイミングチャートであり、全画素に関しては、信号 ϕ SWがローレベルになってから信号 ϕ VPGがハイレベルとなる間に、画素G11～GmnのMOSトランジスタT3のゲートにパルス信号 ϕ Vが順次与えられる。

【0075】このとき、MOSトランジスタT1のドレインに印加される信号 ϕ VPDは第2電圧であるため、この第2電圧に相当する電圧がMOSトランジスタT5のドレインに印加されて、MOSトランジスタT5のドレイン電圧がこの電圧にリセットされる。このようにリセットされると、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕ SWを与えて、このリセット電圧をMOSトランジスタT2のゲートにサンプルホールドする。

【0076】このように画素G11～Gmn内のMOSトランジスタT2のゲートにリセット電圧がサンプルホールドされると、次に、信号 ϕ VPGがローレベルにされた後、画素G11～Gmnに設けられたMOSトランジスタT3のゲートにパルス信号 ϕ Vが順次与えられて、MOSトランジスタT3がONすることにより、各画素毎にMOSトランジスタT2のゲート電圧がリセットされた状態における出力電流が出力信号線6に導出されて、シリアルデータとして出力される。この補正データとなる出力信号が読み出されると、MOSトランジスタT3をOFFにする。尚、このときMOSトランジスタT3に与えられるパルス信号 ϕ Vは、信号 ϕ VPGがローレベルになってから信号 ϕ SWがハイレベルになる間、画素G11～Gmnに順次与えられる。

【0077】尚、本実施形態において、撮像時及び感度30バラツキの検出時のそれぞれの場合において画素G11～Gmnより読み出された出力信号は、画像データ及び補正データとして、少なくとも一方のデータを全て記憶することが可能なメモリなどに記憶しておくと良い。例えば、画素毎の補正データをこのようなメモリに記憶しておく。そして、画像データをメモリに記憶された補正データで補正することによって、画像データから画素毎のバラツキを取り除くことができる。

【0078】<第4の実施形態>第4の実施形態について、図面を参照して説明する。図9は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図7に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0079】図9に示すように、本実施形態では、第2の実施形態(図5)のように、MOSトランジスタT1のソースにドレインが接続されるとともに、フォトトランジスタPTrのコレクタにソースが接続された第4MOSトランジスタT4が新たに設けられた構成となっている。MOSトランジスタT4のゲートには、信号 ϕ S50が入力される。その他の構成は第3の実施形態(図7)

と同一である。

【0080】又、第2の実施形態と同様、信号 ϕ VPDは3値の電圧信号で、対数変換動作を行う際、光電流に対して自然対数的に変換する際にMOSトランジスタT1をサブスレッショルド領域で動作させるために与える直流電圧VPDと略等しい値となる電圧を「第1電圧」、又、光電流に対して線形的に変換する際にMOSトランジスタT2の動作点となる電圧を「第2電圧」とし、更に、光電流に対して自然対数的に変換する際にMOSトランジスタT1の閾値のバラツキを検出するために直流電圧VPSに略等しい値となる電圧を「第3電圧」とする。

【0081】(1) 光電流を自然対数的に変換して出力する場合

(1-a) 撮像動作

信号 ϕ VPDを第1電圧として、MOSトランジスタT1をサブスレッショルド領域で動作させるとともに、MOSトランジスタT4のゲートに与えられる信号 ϕ Sをハイレベルにし、MOSトランジスタT4をONの状態にする。このとき、第3の実施形態と同様、まず、画素G11～Gmn内のMOSトランジスタT5がOFFの間、フォトトランジスタPTrは入射される光の光量に応じた光電流を発生し、MOSトランジスタT1のソース電圧はこの光電流を対数変換した値に相当する電圧となる。次に、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕ SWを与えて、光電流を対数変換した値に相当する電圧がMOSトランジスタT2のゲートにサンプルホールドされる。そして、画素G11～Gmnにパルス信号 ϕ Vが順次与えられて、MOSトランジスタT3がONすることにより、光電流を対数変換した出力電流が出力信号線6に出力される。このようにして信号が読み出された後、MOSトランジスタT3がOFFになる。

【0082】(1-b) 感度のバラツキ検出

各画素の感度のバラツキを検出するときの、各信号のタイミングチャートを図10に示す。上記のように、パルス信号 ϕ SWが画素G11～GmnのMOSトランジスタT5のゲートに同時に与えられて1フレーム分の映像情報がサンプルホールドされた後、パルス信号 ϕ Vが画素G11～Gmn内のMOSトランジスタT3のゲートに順次与えられて出力信号が読み出されると、まず、信号 ϕ Sをローレベルにして、MOSトランジスタT4をOFFにする。尚、図10は、1つの画素におけるリセット動作を示したタイミングチャートであり、全画素に関しては、信号 ϕ SWがローレベルになってから信号 ϕ Sがローレベルとなる間に、画素G11～GmnのMOSトランジスタT3のゲートにパルス信号 ϕ Vが順次与えられる。そして、信号 ϕ VPDを第3電圧にして、MOSトランジスタT1のドレイン・ソース間に負の電荷を蓄積させる。このとき、信号 ϕ SWはローレベルでMOSトラン

ジスタT5は、OFFである。

【0083】次に、信号 ϕ VPDを第1電圧に戻すと、この蓄積された負の電荷が信号 ϕ VPDの信号線に流れ出して、MOSトランジスタT1のソースにMOSトランジスタT1のゲート・ソース間の閾値電圧によってその蓄積量が決まる負の電荷が蓄積された状態になる。このように、MOSトランジスタT1のソースに負の電荷が蓄積されると、MOSトランジスタT5のゲートにパルス信号 ϕ SWを与えてMOSトランジスタT2のゲートに

- 10 MOSトランジスタT1のソース電圧をサンプルホールドする。尚、信号 ϕ S、 ϕ SW、 ϕ VPDは、画素G11～Gmnにおいて、同時に切り換えられる。

【0084】このように画素G11～Gmn内のMOSトランジスタT2のゲートに電圧がサンプルホールドされると、次に、画素G11～Gmnに設けられたMOSトランジスタT3のゲートにパルス信号 ϕ Vが順次与えられて、各画素毎にMOSトランジスタT2のゲート電圧に応じた出力電流が出力信号線6に導出されて、シリアルデータとして出力される。この補正データとなる出力信号が20 読み出されると、MOSトランジスタT3をOFFにする。又、このときMOSトランジスタT3に与えられるパルス信号 ϕ Vは、信号 ϕ Sがハイレベルになってから信号 ϕ SWがハイレベルになる間、画素G11～Gmnに順次与えられる。

【0085】(2) 光電流を線形的に変換して出力する場合

このとき、第1の実施形態と同様に、信号 ϕ VPDが第2電圧とされる。又、信号 ϕ VPGは、2値の電圧信号として切り換えられ、ハイレベルのときMOSトランジスタ

- 30 T1をONするとともに、ローレベルのときMOSトランジスタT1をOFFする。又、信号 ϕ Sは常にハイレベルで、信号 ϕ Sがゲートに与えられるMOSトランジスタT4は常にONの状態である。このようにすることによって、MOSトランジスタT1がリセット用のトランジスタとして、MOSトランジスタT2が信号増幅用のトランジスタとして、それぞれ働く構成となる。

【0086】(2-a) 撮像動作

まず、信号 ϕ VPGをハイレベルにして、MOSトランジスタT1を介してMOSトランジスタT2のゲート電圧がリセットされた後、信号 ϕ VPGをローレベルにして、MOSトランジスタT1をOFFにした状態にする。

又、信号 ϕ SWをローレベルにして、図1のような構成の固体撮像装置内の画素G11～Gmn(図1)に設けられたMOSトランジスタT5を全てOFFの状態にする。

【0087】このとき、フォトトランジスタPTrに光電流が流れることによって、第3の実施形態と同様に、MOSトランジスタT5のドレイン電圧が、光電流に対して線形的に変化した値になる。次に、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕ SWを与えて、MOSトランジスタT

5のドレインに現れる光電流を線形変換した値に相当する電圧をMOSトランジスタT2のゲートにサンプルホールドする。

【0088】そして、画素G11～Gmnにパルス信号 ϕV が順次与えられて、MOSトランジスタT3がONすることにより、光電流を線形変換した出力電流が出力信号線6に出力される。このとき、各画素では、MOSトランジスタT3がONすることによって、MOSトランジスタT2のゲートにサンプルホールドされた光電流を線形変換した電圧に比例したドレイン電流が、出力電流としてMOSトランジスタT2, T3を通して出力信号線6に導出される。このようにして信号が読み出された後、MOSトランジスタT3がOFFになる。

【0089】(2-b) リセット動作

光電流を線形的に変換する際のリセット動作は、第3の実施形態と同様、図8のタイミングチャートにおけるタイミングで各信号を与えることによって実現される。上記のように、パルス信号 ϕV がMOSトランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号 ϕVPG をハイレベルにして画素G11～Gmn内のMOSトランジスタT1をONにして、MOSトランジスタT5のドレイン電圧をリセットする。このようにリセットされると、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕSW を与えて、このリセット電圧をMOSトランジスタT2のゲートにサンプルホールドする。

【0090】このように画素G11～Gmn内のMOSトランジスタT2のゲートにリセット電圧がサンプルホールドされると、次に、信号 ϕVPG をローレベルにした後、画素G11～Gmnにパルス信号 ϕV が順次与えられて、MOSトランジスタT3がONすることにより、各画素毎にMOSトランジスタT2のゲート電圧がリセットされた状態における出力電流を出力信号線6に導出する。この補正データとなる出力信号が読み出されると、MOSトランジスタT3をOFFにする。

【0091】尚、本実施形態において、撮像時及び感度バラツキの検出時のそれの場合において画素G11～Gmnより読み出された出力信号は、画像データ及び補正データとして、少なくとも一方のデータを全て記憶することが可能なメモリなどに記憶しておくと良い。例えば、画素毎の補正データをこのようなメモリに記憶しておく。そして、画像データをメモリに記憶された補正データで補正することによって、画像データから画素毎のバラツキを取り除くことができる。

【0092】<画素構成の第2例>図11は本発明の実施形態である二次元のMOS型固体撮像装置の一部の構成を概略的に示している。尚、図1に示す二次元のMOS型固体撮像装置の一部の構成において、同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0093】図11における固体撮像装置は、図1の固体撮像装置に、定電流源9-1、9-2、…、9-mと、電流供給線8-1、8-2、…、8-mと、が設けられる。又、定電流源9-1、9-2、…、9-mが列毎にそれぞれ、電流供給線8-1、8-2、…、8-mを介して、画素G11～G1n、G21～G2n、…、Gm1～Gmnに電流を供給する。各画素に対し、上記ライン4-1、4-2…、4-n及びライン7-1、7-2、…、7-nや出力信号線6-1、6-2…、6-m、電流供給線8-1、8-2、…、8-m、電源ライン5だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図11ではこれらについて省略する。

【0094】出力信号線6-1、6-2、…、6-mごとにNチャネルのMOSトランジスタQ1、Q2が図示の如く1組ずつ設けられている。出力信号線6-1を例にとって説明すると、MOSトランジスタQ1のゲートは直流電圧線11に接続され、ドレインは出力信号線6-1に接続され、ソースは直流電圧VPS'のライン12に接続されている。一方、MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線7に接続され、ゲートは水平走査回路3に接続されている。

【0095】画素G11～Gmnには、後述するように、それらの画素で発生した光電荷に基づく信号を出力するNチャネルの第2MOSトランジスタT2が設けられている。MOSトランジスタT2と上記MOSトランジスタQ1との接続関係は、図1の場合と同様に、図2(a)のようになり、図2(a)の回路はソースフォロワ型の増幅回路となる。

【0096】MOSトランジスタQ2は水平走査回路3によって制御され、スイッチ素子として動作する。尚、後述するように図12以降の各実施形態の画素内にはスイッチ用のNチャネルの第3MOSトランジスタT3も設けられている。このMOSトランジスタT3も含めて表わすと、図2(a)の回路は正確には図2(b)のようになる。即ち、MOSトランジスタT3がMOSトランジスタQ1とMOSトランジスタTaとの間に挿入されている。ここで、MOSトランジスタT3は行の選択を行うものであり、MOSトランジスタQ2は列の選択を行なうものである。尚、図11および図2に示す構成は以下に説明する第5、第6の実施形態に共通の構成である。

【0097】図2のように構成することにより信号のゲインを大きく出力することができる。従って、画素がダイナミックレンジ拡大のために感光素子から発生する光電流を自然対数的に変換しているような場合は、そのままでは出力信号が小さいが、本増幅回路により充分大きな信号に増幅されるため、後続の信号処理回路（図示せ

す)での処理が容易になる。また、増幅回路の負荷抵抗部分を構成するMOSトランジスタQ1を画素内に設けずに、列方向に配置された複数の画素が接続される出力信号線6-1、6-2、・・・、6-mごとに設けることにより、負荷抵抗又は定電流源の数を低減でき、半導体チップ上で増幅回路が占める面積を少なくできる。

【0098】<第5の実施形態>第5の実施形態について、図面を参照して説明する。図12は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図5に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0099】図12に示すように、本実施形態では、定電流源9(この定電流源9は、図11の9-1、9-2、・・・、9-mに対応する)に電流供給線8(この電流供給線8は、図11の8-1、8-2、・・・、8-mに対応する)を介してドレインが接続されるとともに、フォトトランジスタPTrのベースにソースが接続された第6MOSトランジスタT6が新たに設けられた構成となっている。MOSトランジスタT6のゲートには、信号φRLが与えられる。その他の構成は第2の実施形態(図5)と同一である。尚、MOSトランジスタT6は、MOSトランジスタT1~T4と同様、NチャネルのMOSトランジスタでバックゲートが接地されている。

【0100】又、定電流源9には信号φRLが与えられる。この信号φRLは、2値の電圧信号で、電圧VPS以下の電圧値で、フォトトランジスタPTrを順バイアスでない状態とする電圧を「第4電圧」、電圧VPSより若干大きく、フォトトランジスタPTrに順バイアスに近い状態とする電圧を「第5電圧」とする。

【0101】更に、第2の実施形態と同様、信号φVPDは3値の電圧信号で、対数変換動作を行う際、光電流に対して自然対数的に変換する際にMOSトランジスタT1をサブレッショルド領域で動作させるために与える直流電圧VPDと略等しい値となる電圧を「第1電圧」、又、光電流に対して線形的に変換する際にMOSトランジスタT2の動作点となる電圧を「第2電圧」とし、更に、光電流に対して自然対数的に変換する際にMOSトランジスタT1の閾値のバラツキを検出するために直流電圧VPSに略等しい値となる電圧を「第3電圧」とする。

【0102】1. 信号φRLを第4電圧にしたとき
このとき、信号φRSを常にハイレベルとしてMOSトランジスタT6をONした状態とすると、フォトトランジスタPTrには順バイアスとは異なるバイアスがかかった状態、例えば、逆バイアスがかけられた状態となるためトランジスタとしての動作を行わない。コレクタ・ベースのNP接合が、フォトダイオードとして働く。よって、アノードがMOSトランジスタT4のソースに接

続されたフォトダイオードと等価の状態となる。尚、フォトトランジスタPTrがフォトダイオードと等価な状態で動作するため、フォトトランジスタPTrから発生する光電流は、第1~第4の実施形態とは異なる増幅率の信号となる。

【0103】(1) 光電流を自然対数的に変換して出力する場合。

(1-a) 撮像動作

第2の実施形態と同様、信号φVPDを第1電圧として、
10 MOSトランジスタT2をサブレッショルド領域で動作させるとともに、信号φSをハイレベルにし、MOSトランジスタT4をONの状態にする。このとき、第2の実施形態と同様、フォトトランジスタPTrに光が入射すると光電流が発生し、MOSトランジスタのサブレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。

【0104】次に、信号φVをハイレベルにしてMOSトランジスタT3をONにする。このとき、MOSトランジスタT2のゲート電圧が入射光量を対数変換した値に比例した値となるため、前記光電流を自然対数的に変換した値となる電流が、MOSトランジスタT2、T3を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号を読み出すと、信号φVをローレベルにしてMOSトランジスタT3をOFFにする。

【0105】(1-b) 感度のバラツキ検出

各画素の感度のバラツキを検出動作は、第2の実施形態と同様、図6のタイミングチャートにおけるタイミング30 で各信号を与えることによって実現される。上記のように、パルス信号φVがMOSトランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、信号φSをローレベルにして、MOSトランジスタT4をOFFにする。そして、信号φVPDを第3電圧にして、MOSトランジスタT1のドレイン・ソース間に負の電荷を蓄積させる。

【0106】次に、信号φVPDを第1電圧に戻すと、MOSトランジスタT1のソースにMOSトランジスタT1のゲート・ソース間の閾値電圧によってその蓄積量が決まる負の電荷が蓄積された状態になる。そして、MOSトランジスタT3のゲートにパルス信号φVを与えて出力信号を読み出す。このとき、読み出された出力信号は、MOSトランジスタT1の閾値電圧に応じた値となり、各画素の感度のバラツキを検出することができる。そして、最後に、撮像動作が行えるように、信号φSをハイレベルにしてMOSトランジスタT4をONにする。

【0107】(2) 光電流を線形的に変換して出力する場合

50 このとき、第2の実施形態と同様に、信号φVPDが第2

電圧とされる。又、信号 ϕ VPGは、2値の電圧信号として切り換えられ、ハイレベルのときMOSトランジスタT1をONするとともに、ローレベルのときMOSトランジスタT1をOFFする。又、信号 ϕ Sは常にハイレベルで、信号 ϕ Sがゲートに与えられるMOSトランジスタT4は常にONの状態である。このようにすることによって、MOSトランジスタT1がリセット用のトランジスタとして、MOSトランジスタT2が信号増幅用のトランジスタとして、それぞれ働く構成となる。

【0108】(2-a) 撮像動作

まず、信号 ϕ VPGをハイレベルにして、MOSトランジスタT1を介してMOSトランジスタT2のゲート電圧がリセットされた後、信号 ϕ VPGをローレベルにして、MOSトランジスタT1をOFFにした状態にする。このとき、フォトトランジスタPTrに光電流が流れることによって、第2の実施形態と同様に、MOSトランジスタT2のゲート電圧が線形的に変化した値になる。

【0109】次に、信号 ϕ VをハイレベルにしてMOSトランジスタT3をONにする。このとき、MOSトランジスタT2のゲート電圧が入射光量を積分した値に比例した値となるため、前記光電流を線形的に変換した値となる電流が、MOSトランジスタT2、T3を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号を読み出すと、MOSトランジスタT3をOFFにする。

【0110】(2-b) リセット動作

光電流を線形的に変換する際のリセット動作は、第2の実施形態と同様、図4のタイミングチャートにおけるタイミングで各信号を与えることによって実現される。上記のように、パルス信号 ϕ VがMOSトランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、パルス信号 ϕ VPGをMOSトランジスタT1に与えて、MOSトランジスタT2のゲート電圧をリセットする。次に、MOSトランジスタT3のゲートにパルス信号 ϕ Vを与えて、MOSトランジスタT2のゲート電圧がリセットされた状態における出力電流を出力信号線6に導出する。この補正データとなる出力信号が読み出されると、MOSトランジスタT3をOFFにして次の撮像動作に備える。

【0111】2. 信号 ϕ RLを第5電圧にしたとき
このとき、信号 ϕ RSをハイレベルとしてMOSトランジスタPTrをONした状態とすると、フォトトランジスタPTrには順バイアスがかけられた状態となるため、定電流源9より流れる電流に応じたコレクタ電流がフォトトランジスタPTrを流れることができる。又、信号 ϕ Sは常にハイレベルとして、MOSトランジスタT4をONの状態にする。

【0112】(1) 光電流を自然対数的に変換して出力する場合

(1-a) 撮像動作

まず、ローレベルの信号 ϕ RSをMOSトランジスタT6のゲートに与えることで、MOSトランジスタT6をOFFにして、フォトトランジスタPTrのベースをフォーティング状態にするとともに、信号 ϕ VPDを第1電圧にしてMOSトランジスタT1をサブスレッショルド領域で動作させる。このとき、1.の場合と同様、フォトトランジスタPTrに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSト10ランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。

【0113】次に、信号 ϕ VをハイレベルにしてMOSトランジスタT3をONにする。このとき、MOSトランジスタT2のゲート電圧が入射光量を対数変換した値に比例した値となるため、前記光電流を自然対数的に変換した値となる電流が、MOSトランジスタT2、T3を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号を読み出すと、信号 ϕ VをローレベルにしてMOSトランジスタT3をOFFにする。

【0114】(1-b) 画素の感度バラツキ検出

画素の感度バラツキ検出動作について、図13を参照して説明する。上記のようにパルス信号 ϕ Vを与えて出力電流を出力すると、まず、ハイレベルの信号 ϕ RSをMOSトランジスタT6のゲートに与えてMOSトランジスタT6をONにして、フォトトランジスタPTrのベースに定電流源9より電流供給線8を介して定電流が流れようとする。

【0115】このように、各画素に定電流源9より一定の電流が流れると、この定電流源9より与えられる電流によって決定される光電流がフォトトランジスタPTrより流れる。このときの光電流の値が、感度のバラツキの原因となるフォトトランジスタPTrの増幅率を表す。よって、MOSトランジスタT1のソース及びT2のゲートに、定電流源9によって決定された光電流を対数変換した値の電圧が現れる。この電圧により、前記光電流に対して自然対数的に比例した値のドレン電流がMOSトランジスタT2を流れようとする。

【0116】そして、MOSトランジスタT3のゲート40に信号 ϕ Vを与えてONとすると、前記光電流に対して自然対数的に比例した値のドレン電流が、MOSトランジスタT2、T3を通して出力信号線6に導出される。この光電流が感度のバラツキの原因となるフォトトランジスタPTrの増幅率を表すため、出力信号線6に出力される出力信号が、各画素の感度のバラツキを表した信号となる。このように、パルス信号 ϕ Vを与えて、各画素の感度バラツキが検出されると、信号 ϕ RSをローレベルにして、再び、MOSトランジスタT6をOFFにして、次の撮像動作に備える。

【0117】(2) 光電流を線形的に変換して出力す

る場合

このとき、1. の場合と同様に、信号 ϕVPD が第2電圧とされる。又、信号 ϕVPG は、2値の電圧信号として切り換えられ、ハイレベルのときMOSトランジスタT1をONするとともに、ローレベルのときMOSトランジスタT1をOFFする。更に、MOSトランジスタT1がリセット用のトランジスタとして、MOSトランジスタT2が信号增幅用のトランジスタとして、それぞれ働く構成となる。

【0118】(2-a) 撮像動作

まず、ローレベルの信号 ϕRS をMOSトランジスタT6のゲートに与えることで、MOSトランジスタT6をOFFにして、フォトトランジスタPTrのベースをフローティング状態にする。そして、信号 ϕVPG をハイレベルにして、MOSトランジスタT1を介してMOSトランジスタT2のゲート電圧がリセットされた後、信号 ϕVPG をローレベルにして、MOSトランジスタT1をOFFにした状態にする。このとき、フォトトランジスタPTrに光電流が流れることによって、MOSトランジスタT2のゲート電圧が線形的に変化した値になる。

【0119】次に、信号 ϕV をハイレベルにしてMOSトランジスタT3をONにする。このとき、MOSトランジスタT2のゲート電圧が入射光量を積分した値に比例した値となるため、前記光電流を線形的に変換した値となる電流が、MOSトランジスタT2, T3を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号を読み出すと、MOSトランジスタT3をOFFにする。

【0120】(2-b) 画素の感度バラツキ検出

画素の感度バラツキ検出動作について、図14を参照して説明する。上記のようにパルス信号 ϕV を与えて出力電流を出力すると、まず、パルス信号 ϕVPG を与えてMOSトランジスタT1をONすることで、MOSトランジスタT2のゲート電圧をリセットする。そして、ハイレベルの信号 ϕRS をMOSトランジスタT6のゲートに与えてMOSトランジスタT6をONにして、フォトトランジスタPTrのベースに定電流源9より電流供給線8を介して定電流が流れるようにする。

【0121】このように、各画素に定電流源9より一定の電流が流れると、この定電流源9より与えられる電流によって決定される光電流がフォトトランジスタPTrより流れる。このときの光電流の値が、感度のバラツキの原因となるフォトトランジスタPTrの増幅率を表す。よって、MOSトランジスタT2のゲートに、定電流源9によって決定された光電流を線形変換した値の電圧が現れる。この電圧により、前記光電流に対して線形的に比例した値のドレイン電流がMOSトランジスタT2を流れようとする。

【0122】そして、MOSトランジスタT3のゲートに信号 ϕV を与えてONとすると、前記光電流に対して

線形的に比例した値のドレイン電流が、MOSトランジスタT2, T3を通して出力信号線6に導出される。この光電流が感度のバラツキの原因となるフォトトランジスタPTrの増幅率を表すため、出力信号線6に出力される出力信号が、各画素の感度のバラツキを表した信号となる。

【0123】このように、パルス信号 ϕV を与えて、各画素の感度バラツキが検出されると、信号 ϕRS をローレベルにして、再び、MOSトランジスタT6をOFF

10 にする。その後、パルス信号 ϕVPG をMOSトランジスタT1に与えて、MOSトランジスタT2のゲート電圧をリセットすることによって、次の撮像動作に備える。

【0124】<第6の実施形態>第6の実施形態について、図面を参照して説明する。図15は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図12に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0125】図15に示すように、本実施形態では、第20 3の実施形態(図7)と同様に、MOSトランジスタT1のソースにドレインが接続されるとともに、MOSトランジスタT2のゲートにソースが接続された第5MOSトランジスタT5が新たに設けられた構成となっている。MOSトランジスタT5のゲートには、信号 ϕSW

が入力される。その他の構成は第5の実施形態(図1

2)と同一である。

【0126】又、定電流源9には信号 ϕRL が与えられる。この信号 ϕRL は、2値の電圧信号で、電圧VPS以下の電圧値で、フォトトランジスタPTrを順バイアス30 でない状態とする電圧を「第4電圧」、電圧VPSより若干大きく、フォトトランジスタPTrに順バイアスに近い状態とする電圧を「第5電圧」とする。

【0127】更に、第4の実施形態と同様、信号 ϕVPD は3値の電圧信号で、対数変換動作を行う際、光電流に對して自然対数的に変換する際にMOSトランジスタT1をサブレッショルド領域で動作させるために与える直流電圧VPDと略等しい値となる電圧を「第1電圧」、又、光電流に對して線形的に変換する際にMOSトランジスタT2の動作点となる電圧を「第2電圧」とし、更に、光電流に對して自然対数的に変換する際にMOSトランジスタT1の閾値のバラツキを検出するために直流電圧VPSに略等しい値となる電圧を「第3電圧」とする。

【0128】1. 信号 ϕRL を第4電圧にしたときこのとき、第5の実施形態と同様に、信号 ϕRS を常にハイレベルとしてMOSトランジスタT6をONした状態とすると、フォトトランジスタPTrには順バイアスとは異なるバイアスがかかった状態、例えば、逆バイアスがかけられた状態となるため、コレクタ・ベースのNPN接合がフォトダイオードとして働く。よって、アノ-

ドがMOSトランジスタT4のソースに接続されたフォトダイオードと等価の状態となる。尚、フォトトランジスタPTrがフォトダイオードと等価な状態で動作するため、フォトトランジスタPTrから発生する光電流は、第1～第4の実施形態とは異なる増幅率の信号となる。

【0129】(1) 光電流を自然対数的に変換して出力する場合

(1-a) 撮像動作

信号 ϕVPD を第1電圧として、MOSトランジスタT1をサブスレッショルド領域で動作させるとともに、MOSトランジスタT4のゲートに与えられる信号 ϕS をハイレベルにし、MOSトランジスタT4をONの状態にする。このとき、第4の実施形態と同様、まず、画素G11～Gmn内のMOSトランジスタT5がOFFの間、フォトトランジスタPTrは入射される光の光量に応じた光電流を発生し、MOSトランジスタT1のソース電圧はこの光電流を対数変換した値に相当する電圧となる。

【0130】次に、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕSW を与えて、光電流を対数変換した値に相当する電圧がMOSトランジスタT2のゲートにサンプルホールドされる。そして、画素G11～Gmnにパルス信号 ϕV が順次与えられて、MOSトランジスタT3がONすることにより、光電流を対数変換した出力電流が ϕVPD に導出される。このようにして信号が読み出された後、MOSトランジスタT3をOFFする。

(1-b) 感度のバラツキ検出

各画素の感度のバラツキを検出動作は、第4の実施形態と同様、図10のタイミングチャートにおけるタイミングで各信号を与えることによって実現される。上記のように、パルス信号 ϕSW が画素G11～GmnのMOSトランジスタT5のゲートに同時に与えられて1フレーム分の映像情報がサンプルホールドされた後、パルス信号 ϕV が画素G11～Gmn内のMOSトランジスタT3のゲートに順次与えられて出力信号が読み出されると、まず、信号 ϕS をローレベルにして、MOSトランジスタT4をOFFにする。尚、信号 ϕSW がローレベルになってから信号 ϕS がローレベルとなる間に、画素G11～GmnのMOSトランジスタT3のゲートにパルス信号 ϕV が順次与えられる。そして、信号 ϕVPD を第3電圧にして、MOSトランジスタT1のドレイン・ソース間に負の電荷を蓄積させる。尚、このとき、信号 ϕSW はローレベルでMOSトランジスタT5は、OFFである。

【0132】次に、信号 ϕVPD を第1電圧に戻すと、MOSトランジスタT1のソースにMOSトランジスタT1のゲート・ソース間の閾値電圧によってその蓄積量が決まる負の電荷が蓄積された状態になる。このように、MOSトランジスタT1のソースに負の電荷が蓄積されると、MOSトランジスタT5のゲートにパルス信号 ϕ

ϕSW を与えてMOSトランジスタT2のゲートにMOSトランジスタT1のソース電圧をサンプルホールドする。尚、信号 ϕS 、 ϕSW 、 ϕVPD は、画素G11～Gmnにおいて、同時に切り換えられる。

【0133】このように画素G11～Gmn内のMOSトランジスタT2のゲートに電圧がサンプルホールドされると、次に、画素G11～Gmnに設けられたMOSトランジスタT3のゲートにパルス信号 ϕV が順次与えられて、各画素毎にMOSトランジスタT2のゲート電圧に応じた出力電流が ϕVPD に導出されて、シリアルデータとして出力される。この補正データとなる出力信号が読み出されると、MOSトランジスタT3をOFFにする。又、このときMOSトランジスタT3に与えられるパルス信号 ϕV は、信号 ϕS がハイレベルになってから信号 ϕSW がハイレベルになる間、画素G11～Gmnに順次与えられる。

【0134】(2) 光電流を線形的に変換して出力する場合

このとき、第4の実施形態と同様に、信号 ϕVPD が第2電圧とされる。又、信号 ϕVPG は、2値の電圧信号として切り換えられ、ハイレベルのときMOSトランジスタT1をONするとともに、ローレベルのときMOSトランジスタT1をOFFする。又、信号 ϕS は常にハイレベルで、信号 ϕS がゲートに与えられるMOSトランジスタT4は常にONの状態である。このようにすることによって、MOSトランジスタT1がリセット用のトランジスタとして、MOSトランジスタT2が信号增幅用のトランジスタとして、それぞれ働く構成となる。

(2-a) 撮像動作

【0135】(2-a) 撮像動作

30 まず、信号 ϕVPG をハイレベルにして、MOSトランジスタT1を介してMOSトランジスタT5のドレイン電圧がリセットされた後、信号 ϕVPG をローレベルにして、MOSトランジスタT1をOFFにした状態にする。又、信号 ϕSW をローレベルにして、図1のような構成の固体撮像装置内の画素G11～Gmn(図1)に設けられたMOSトランジスタT5を全てOFFの状態にする。

【0136】このとき、フォトトランジスタPTrに光電流が流れることによって、第4の実施形態と同様に、MOSトランジスタT5のドレイン電圧が、光電流に対して線形的に変化した値になる。次に、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕSW を与えて、MOSトランジスタT5のドレインに現れる光電流を線形変換した値に相当する電圧をMOSトランジスタT2のゲートにサンプルホールドする。

【0137】そして、画素G11～Gmnにパルス信号 ϕV が順次与えられて、MOSトランジスタT3がONして、出力信号線 ϕVPD へ出力する。このとき、各画素では、MOSトランジスタT3がONすることによって、MO

SトランジスタT2のゲートにサンプルホールドされた光電流を線形変換した電圧に比例したドレイン電流が、出力電流としてMOSトランジスタT2, T3を通して出力信号線6に導出される。このようにして信号が読み出された後、MOSトランジスタT3がOFFになる。

【0138】(2-b)リセット動作

光電流を線形的に変換する際のリセット動作は、第4の実施形態と同様、図8のタイミングチャートにおけるタイミングで各信号を与えることによって実現される。上記のように、パルス信号 ϕV がMOSトランジスタT3のゲートに与えられて、出力信号が読み出されると、まず、ハイレベルの信号 ϕVPG を与えて、画素G11～Gmn内のMOSトランジスタT5のドレイン電圧をリセットする。このようにリセットされると、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕSW を与えて、このリセット電圧をMOSトランジスタT2のゲートにサンプルホールドする。

【0139】このように画素G11～Gmn内のMOSトランジスタT2のゲートにリセット電圧がサンプルホールドされると、次に、信号 ϕVPG をローレベルにした後、画素G11～Gmnにパルス信号 ϕV が順次与えられ、MOSトランジスタT3がONすることにより、各画素毎にMOSトランジスタT2のゲート電圧がリセットされた状態の出力が出力信号線6に導出される。この補正データとなる出力信号が読み出されると、MOSトランジスタT3をOFFにする。

【0140】2. 信号 ϕRL を第5電圧にしたときこのとき、信号 ϕRS をハイレベルとしてMOSトランジスタT6をONした状態とすると、フォトトランジスタPTrには順バイアスがかけられた状態となるため、このとき、定電流源9より流れる電流に応じたコレクタ電流がフォトトランジスタPTrを流れることができる。又、信号 ϕS は常にハイレベルとして、MOSトランジスタT4をONの状態にする。

【0141】(1) 光電流を自然対数的に変換して出力する場合

(1-a) 撮像動作

まず、ローレベルの信号 ϕRS をMOSトランジスタT6のゲートに与えることで、MOSトランジスタT6をOFFにして、フォトトランジスタPTrのベースをフローティング状態にするとともに、信号 ϕVPD を第1電圧にしてMOSトランジスタT1をサブスレッショルド領域で動作させる。このとき、1.の場合と同様、まず、画素G11～Gmn内のMOSトランジスタT5がOFFの間、フォトトランジスタPTrは入射される光の光量に応じた光電流を発生し、MOSトランジスタT1のソース電圧はこの光電流を対数変換した値に相当する電圧となる。

【0142】次に、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕS

W を与えて、光電流を対数変換した値に相当する電圧がMOSトランジスタT2のゲートにサンプルホールドされる。そして、画素G11～Gmnにパルス信号 ϕV が順次与えられて、MOSトランジスタT3がONすることにより、光電流を対数変換した出力電流が出力信号線6に出力される。このようにして信号が読み出された後、MOSトランジスタT3がOFFになる。

【0143】(1-b) 画素の感度バラツキ検出

画素の感度バラツキ検出動作について、図16を参照して説明する。上記のように、パルス信号 ϕSW が画素G11～GmnのMOSトランジスタT5のゲートに同時に与えられて1フレーム分の映像情報がサンプルホールドされた後、パルス信号 ϕV が画素G11～Gmn内のMOSトランジスタT3のゲートに順次与えられて出力信号が読み出されると、まず、ハイレベルの信号 ϕRS が画素G11～Gmn内のMOSトランジスタT6のゲートに同一のタイミングで与えられてMOSトランジスタT6をONにする。このようにMOSトランジスタT6がONすることで、フォトトランジスタPTrのベースに定電流源9より電流供給線8を介して定電流が流れる。尚、図16は、1つの画素におけるリセット動作を示したタイミングチャートであり、信号 ϕSW がローレベルになってから信号 ϕRS がハイレベルとなる間に、画素G11～GmnのMOSトランジスタT3のゲートにパルス信号 ϕV が順次与えられる。

【0144】このように、各画素に定電流源9より一定の電流が流れると、この定電流源9より与えられる電流によって決定される光電流がフォトトランジスタPTrより流れ、MOSトランジスタT1のソースに、定電流源9によって決定された光電流を対数変換した値の電圧が現れる。画素G11～Gmn内のMOSトランジスタT5のゲートに、パルス信号 ϕSW を与えてMOSトランジスタT2のゲートにMOSトランジスタT1のソース電圧をサンプルホールドする。尚、信号 ϕRS 、 ϕSW は、画素G11～Gmn全てにおいて、同時に切り換えられる。

【0145】このように画素G11～Gmn内のMOSトランジスタT2のゲートに電圧がサンプルホールドされると、次に、信号 ϕRS がローレベルにされるとともに、画素G11～Gmnに設けられたMOSトランジスタT3のゲートにパルス信号 ϕV が順次与えられて、各画素毎にMOSトランジスタT2のゲート電圧に応じた出力電流が出力信号線6に導出されて、シリアルデータとして出力される。このように、パルス信号 ϕV を与えて、各画素の感度バラツキが検出されると、MOSトランジスタT3をOFFにする。又、このときMOSトランジスタT3に与えられるパルス信号 ϕV は、信号 ϕRS がローレベルになってから信号 ϕSW がハイレベルになる間、画素G11～Gmnに順次与えられる。

【0146】(2) 光電流を線形的に変換して出力す

る場合

このとき、1. の場合と同様に、信号 ϕVPD が第2電圧とされる。又、信号 ϕVPG は、2値の電圧信号として切り換えられ、ハイレベルのときMOSトランジスタT1をONするとともに、ローレベルのときMOSトランジスタT1をOFFする。このようにすることによって、MOSトランジスタT1がリセット用のトランジスタとして、MOSトランジスタT2が信号増幅用のトランジスタとして、それぞれ働く構成となる。

【0147】(2-a) 撮像動作

まず、ローレベルの信号 ϕRS をMOSトランジスタT6のゲートに与えることで、MOSトランジスタT6をOFFにして、フォトトランジスタPTrのベースをフローティング状態にする。そして、信号 ϕVPG をハイレベルにして、MOSトランジスタT1を介してMOSトランジスタT5のドレイン電圧がリセットされた後、信号 ϕVPG をローレベルにするとともに、図1のような構成の固体撮像装置内の画素G11～Gmn(図1)に設けられたMOSトランジスタT5を全てOFFの状態にする。このとき、フォトトランジスタPTrに光電流が流れることによって、1. の場合と同様に、MOSトランジスタT5のドレイン電圧が線形的に変化した値になる。

【0148】次に、同一のタイミングで画素G11～Gmnにパルス信号 ϕSW を与えて、MOSトランジスタT5のドレイン電圧をMOSトランジスタT2のゲートにサンプルホールドする。そして、画素G11～Gmnにパルス信号 ϕV が順次与えられて、信号 ϕV をハイレベルにしてMOSトランジスタT3をONにする。このとき、前記光電流を線形的に変換した値となる電流が、MOSトランジスタT2, T3を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号を読み出すと、MOSトランジスタT3をOFFにする。

【0149】(2-b) 画素の感度バラツキ検出

画素の感度バラツキ検出動作について、図17を参考して説明する。上記のように、パルス信号 ϕSW が画素G11～GmnのMOSトランジスタT5のゲートに同時に与えられて1フレーム分の映像情報がサンプルホールドされた後、パルス信号 ϕV が画素G11～Gmn内のMOSトランジスタT3のゲートに順次与えられて出力信号が読み出されると、まず、パルス信号 ϕVPG を与えて、画素G11～Gmn内のMOSトランジスタT5のドレイン電圧をリセットする。尚、図17は、1つの画素におけるリセット動作を示したタイミングチャートであり、信号 ϕSW がローレベルになってから信号 ϕVPG がハイレベルとなる間に、画素G11～GmnのMOSトランジスタT3のゲートにパルス信号 ϕV が順次与えられる。そして、ハイレベルの信号 ϕRS をMOSトランジスタT6のゲートに与えてMOSトランジスタT6をONにして、フォトトランジスタPTrのベースに定電流源9より電流

供給線8を介して定電流が流れるようにする。

【0150】このように、各画素に定電流源9より一定の電流が流れると、この定電流源9より与えられる電流によって決定される光電流がフォトトランジスタPTrより流れることによって、MOSトランジスタT5のドレインに、定電流源9によって決定された光電流を線形変換した値の電圧が現れる。次に、同一のタイミングで画素G11～Gmn内のMOSトランジスタT5のゲートにパルス信号 ϕSW を与えて、このリセット電圧をMOSトランジスタT2のゲートにサンプルホールドする。

【0151】このように画素G11～Gmn内のMOSトランジスタT2のゲートにサンプルホールドされると、次に、信号 ϕRS がローレベルにされるとともに、画素G11～Gmnにパルス信号 ϕV が順次与えられて、MOSトランジスタT3がONすることにより、各画素毎にその感度のバラツキを表す出力が出力信号線6に導出される。

【0152】このように、パルス信号 ϕV を与えて、各画素の感度バラツキが検出されると、パルス信号 ϕVPG をMOSトランジスタT1に与えて、MOSトランジスタT5のドレイン電圧をリセットする。尚、信号 ϕRS 、 ϕSW 、 ϕVPG は、画素G11～Gmnにおいて、同時に切り換えられる。又、このときMOSトランジスタT3に与えられるパルス信号 ϕV は、信号 ϕRS がローレベルになってから信号 ϕVPG がハイレベルになる間、画素G11～Gmnに順次与えられる。

【0153】尚、本実施形態において、撮像時及び感度バラツキの検出時のそれとの場合において画素G11～Gmnより読み出された出力信号は、画像データ及び補正データとして、少なくとも一方のデータを全て記憶することが可能なメモリなどに記憶する必要がある。例えば、画素毎の補正データをこのようなメモリに記憶しておく。そして、画像データをメモリに記憶された補正データで補正することによって、画像データから画素毎のバラツキを取り除くことができる。

【0154】尚、上述した第1～第3及び第5の実施形態において、画素毎に、その感度バラツキを検出したとき又は各画素をリセットしたときの信号を出力信号線6に出力すると、この検出時の信号がシリアルに出力され、後続回路においてメモリに画素毎の補正データとして記憶しておく。そして、実際の撮像時の信号を前記記憶されている補正データで画素毎に補正すれば、出力信号から画素毎のバラツキを取り除くことができる。この補正方法はラインメモリなどのメモリを素子内に設けることによっても実現できる。

【0155】又、第1～第6の実施形態において、MOSトランジスタT2のソースにキャパシタや信号増幅用のMOSトランジスタのゲートなどを接続することで、積分回路を設けるような構成にしても構わない。又、各画素からの信号読み出しは電荷結合素子(CCD)を用

いて行うようにしてもかまわない。この場合、行選択用のスイッチとなるMOSトランジスタT3に相当するポテンシャルレベルを可変としたポテンシャルの障壁を設けることにより、CCDへの電荷読み出しを行えばよい。

【0156】又、MOSトランジスタT1～T6をNチャネルのMOSトランジスタとともに、フォトトランジスタPTrをn-p-n型トランジスタとしたが、MOSトランジスタT1～T6をPチャネルのMOSトランジスタとともに、フォトトランジスタPTrをp-n-p型トランジスタとした構成としても構わない。また、このとき、図1又は図10の画素構成において、MOSトランジスタQ1, Q2もPチャネルのMOSトランジスタで構成される。このように、PチャネルのMOSトランジスタ及びp-n-p型トランジスタで固体撮像装置を構成したとき、その構成及び動作が逆となるものの、実質的には同一の構成となる。

【0157】

【発明の効果】本願第1発明の固体撮像装置によると、光電変換手段の感光素子にフォトトランジスタを使用するので、このフォトトランジスタによって光電変換された電気信号が光電流を増幅した信号となるので高感度な撮像を行うことが可能となる。又、本願第2発明の固体撮像装置によると、フォトトランジスタの制御電極に定電流を流す定電流源が設けられることによって、各画素のフォトトランジスタの制御電極に同一の定電流を流すことと、そのフォトトランジスタの増幅率を表す出力信号が得られる。そのため、従来のように、一様光を与えることなく、このフォトトランジスタの増幅率のバラツキに起因する画素の感度バラツキを検出できる。

【0158】又、本願第3発明の固体撮像装置によると、定電流源に印加される直流電圧を切換可能とすることで、フォトトランジスタの増幅率を変化させることができるので、撮像する被写体の輝度に応じてその感度を切り換えることができる。更に、本願第4発明の固体撮像装置によると、各画素内に、固体撮像装置内の全画素を同時に撮像動作させるスイッチを設けたので、時間的な誤差のない高品位な画像信号が得られる。

【図面の簡単な説明】

【図1】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図2】図1の一部の回路図。

【図3】本発明の第1の実施形態の1画素の構成を示す

回路図。

【図4】第1の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図5】本発明の第2の実施形態の1画素の構成を示す回路図。

【図6】第2の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図7】本発明の第3の実施形態の1画素の構成を示す回路図。

10 【図8】第3の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図9】本発明の第4の実施形態の1画素の構成を示す回路図。

【図10】第4の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図11】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図12】本発明の第5の実施形態の1画素の構成を示す回路図。

20 【図13】第5の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図14】第5の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図15】本発明の第6の実施形態の1画素の構成を示す回路図。

【図16】第6の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図17】第6の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

30 【図18】従来例の1画素の構成を示す回路図。

【符号の説明】

G11～Gmn 画素

2 垂直走査回路

3 水平走査回路

4-1～4-n 行選択線

6-1～6-m 出力信号線

7 信号線

8-1～8-m 電流供給線

9-1～9-m 定電流源

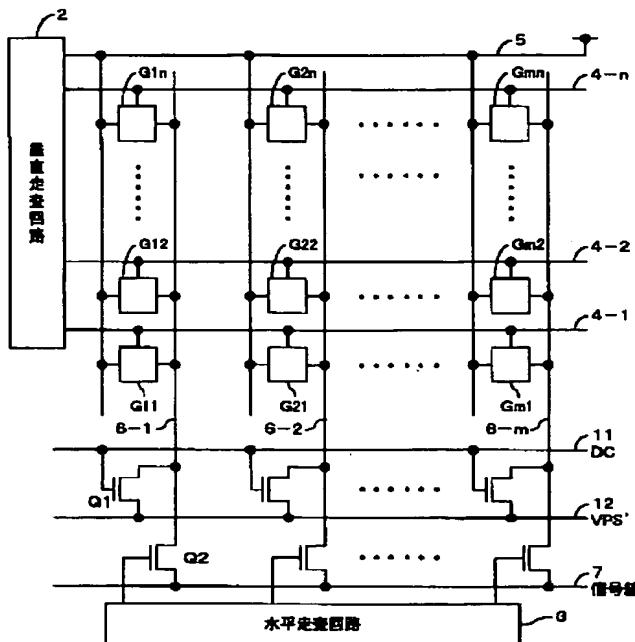
40 10 直流電圧線

11 ライン

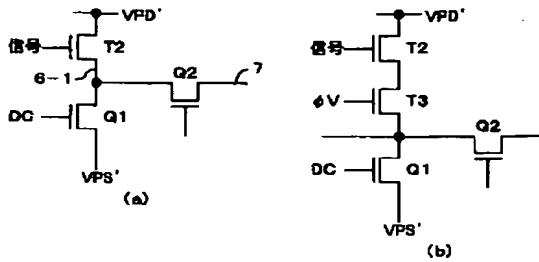
PTr フォトトランジスタ

T1～T6 第1～第6 MOSトランジスタ

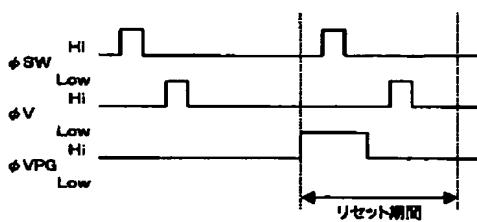
【図1】



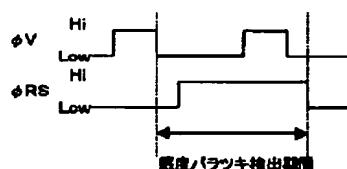
【図2】



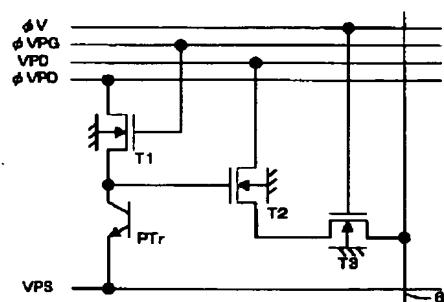
【図8】



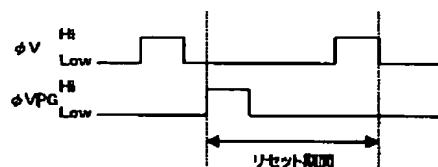
【図13】



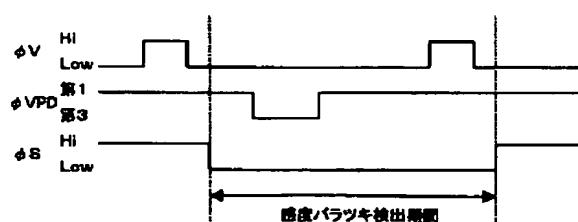
【図3】



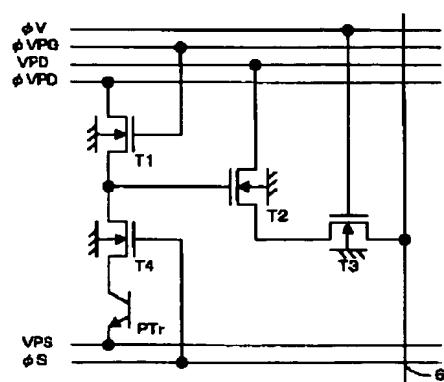
【図4】



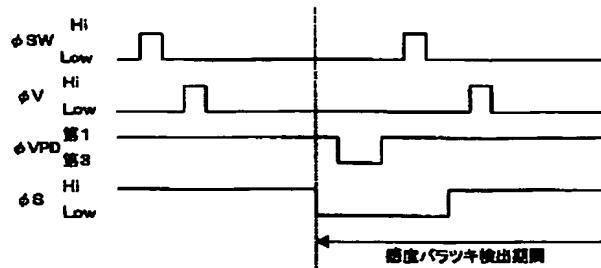
【図6】



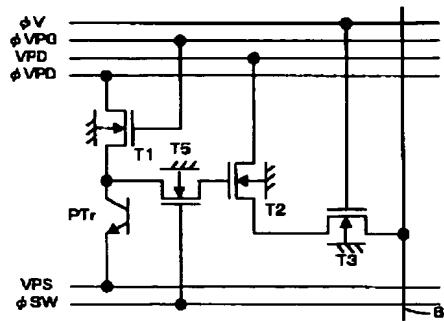
【図5】



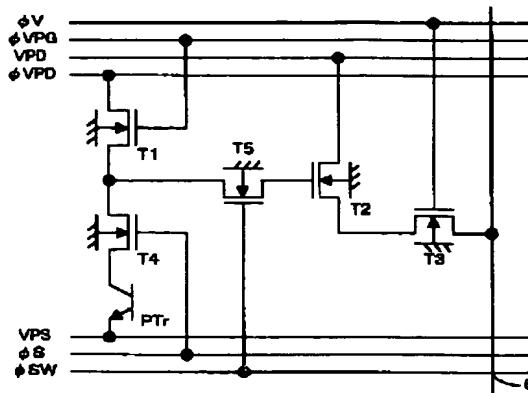
【図10】



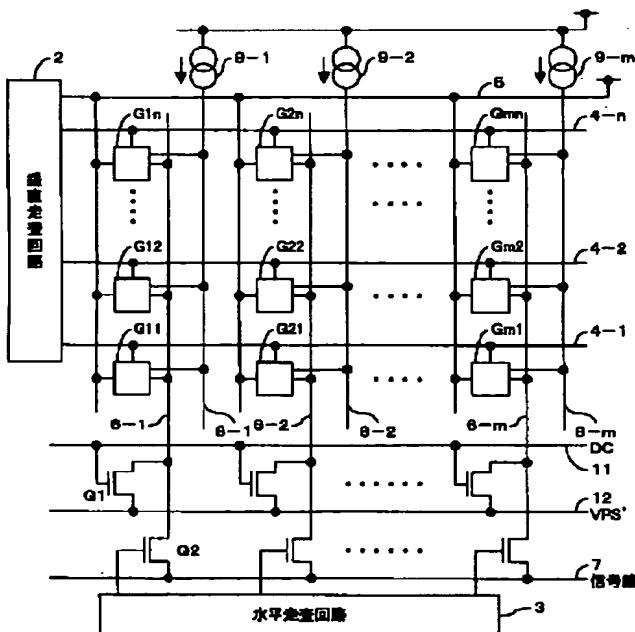
【図7】



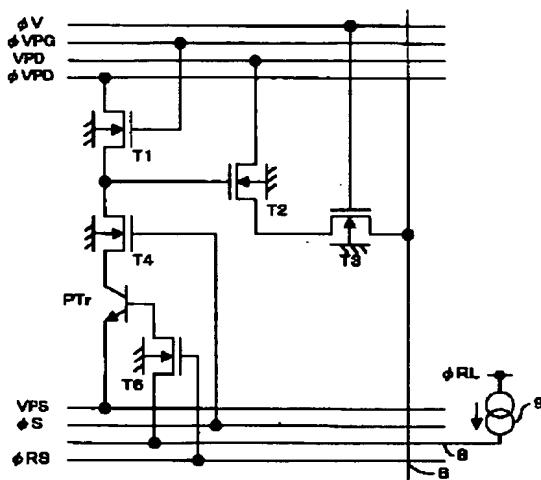
【図9】



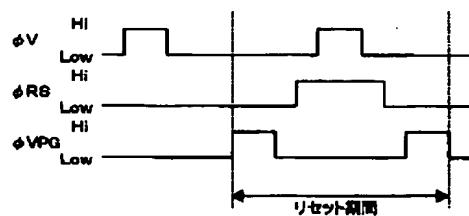
【図11】



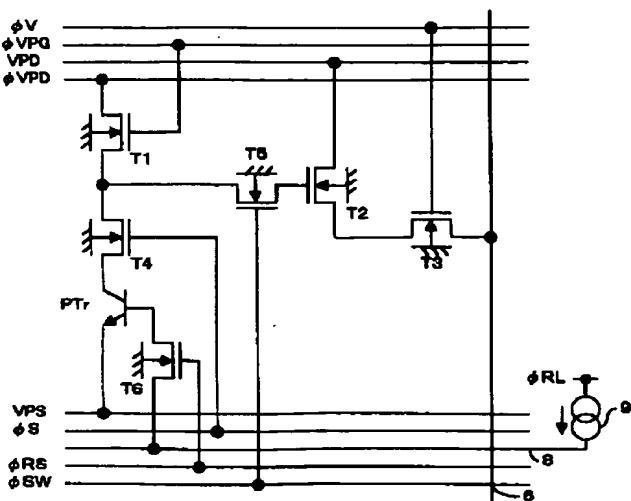
【図12】



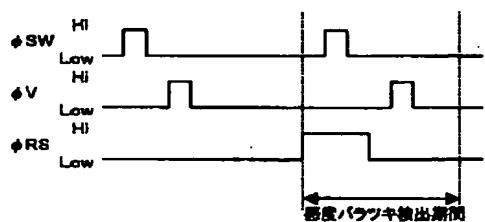
【図14】



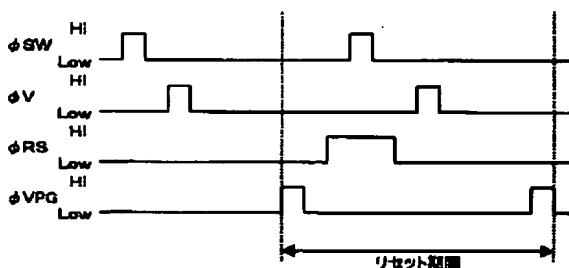
【図15】



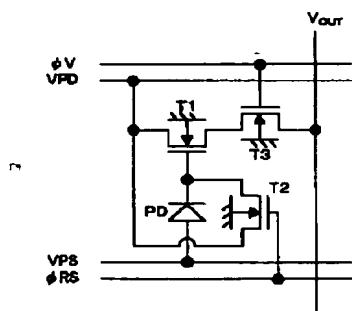
【図16】



【図17】



【図18】



フロントページの続き

Fターム(参考) 4M118 AA02 AB01 BA14 CA09 DB09
 DD09 DD12 FA06
 5C024 AX01 CX41 CX43 GX04 GY31
 GY36 GY37 HX12 HX40
 5F088 AA07 BA01 BA07 BB03 FA09
 FA11 KA01 KA08

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.